

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

Rec'd PCT/PTO

04 MAR 2005

(43) 国際公開日
2004年3月18日 (18.03.2004)

PCT

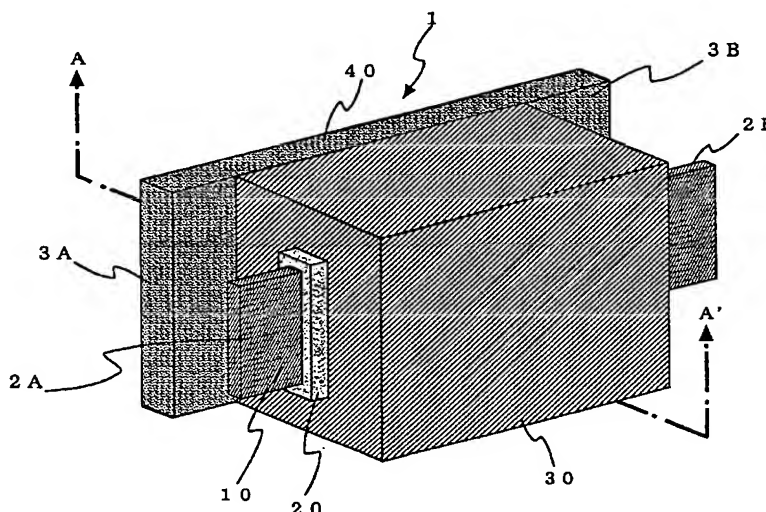
(10) 国際公開番号
WO 2004/023597 A1

- (51) 国際特許分類: H01P 3/08, H01G 4/00, 9/00
- (21) 国際出願番号: PCT/JP2003/011209
- (22) 国際出願日: 2003年9月2日 (02.09.2003)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2002-259309 2002年9月4日 (04.09.2002) JP
特願2003-45089 2003年2月21日 (21.02.2003) JP
- (71) 出願人 (米国を除く全ての指定国について): 日本電気株式会社 (NEC CORPORATION) [JP/JP]; 〒108-8001 東京都港区芝五丁目7番1号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 遠矢 弘和 (TOHYA, Hirokazu) [JP/JP]; 〒108-8001 東京都港区芝五丁目7番1号 日本電気株式会社内 Tokyo (JP). 増田 幸一郎 (MASUDA, Koichiro) [JP/JP]; 〒108-8001 東京都港区芝五丁目7番1号 日本電気株式会社内 Tokyo (JP). 清水 秀樹 (SHIMIZU, Hideki) [JP/JP]; 〒108-8001 東京都港区芝五丁目7番1号 日本電気株式会社内 Tokyo (JP).
- (74) 代理人: 丸山 隆夫 (MARUYAMA, Takao); 〒170-0013 東京都豊島区東池袋2-38-23 SAMビル3階 丸山特許事務所内 Tokyo (JP).
- (81) 指定国 (国内): CN, JP, KR, US.

[続葉有]

(54) Title: STRIP LINE DEVICE, MEMBER TO BE MOUNTED ON PRINTED WIRING BOARD, CIRCUIT BOARD, SEMI-CONDUCTOR PACKAGE, AND ITS FABRICATING METHOD

(54) 発明の名称: ストリップ線路型素子、印刷配線基板積載部材、回路基板、半導体パッケージ、及びその形成方法



(57) Abstract: Electromagnetic waves leaking from a power distribution circuit provided on a printed wiring substrate or in a semiconductor package are suppressed, and degradation of the waveform of a signal generated by a high-speed digital circuit. A strip line device comprises an elongated metal plate (10) having a valve action and coated with a dielectric film (20). A conductive layer (30) is formed to cover the valve-acting metal, with the dielectric film (20) interposed therebetween. The characteristic impedance as seen from its input terminal can be low over a wide range.

(57) 要約: 印刷配線基板や半導体パッケージに設けられた電源分配回路を介して漏洩する電磁波を抑制すると共に、高速デジタル回路で励起される信号波形の劣化を防止する。表面に誘電体皮膜20を有する細長い平板状の弁作用を有する金属10を備えると共に、誘電体皮膜20を介して導電性物質の層30によって弁作

[続葉有]

WO 2004/023597 A1



(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

1

明細書

ストリップ線路型素子、印刷配線基板積載部材、回路基板、半導体パッケージ、
及びその形成方法

技術分野

本発明は印刷配線基板や半導体パッケージに設けられた電源分配回路を介して漏洩する電磁波を抑制すると共に高速デジタル回路で励起される信号波形の劣化を防止する技術に関し、特に、高速デジタル回路と電源分配回路間に接続され、高速デジタル回路から見た電源分配回路側の特性インピーダンスを広い周波数帯域に亘って低インピーダンス化して漏洩電磁波を抑制するとともに高速デジタル回路で励起される信号波形の劣化を防止するのに好適なストリップ線路型素子、この素子を用いた回路基板、半導体パッケージ及びストリップ線路型素子の形成方法に関する。

従来技術

近年、携帯電話に代表されるように、電子機器の小型化および高速化に対する要求が強く求められている。これらの要求は、例えばスイッチング電源やデジタル信号処理回路部品ではクロック信号を高速化することによって達成されるが、それに伴って回路、特に電源回路の高周波電流が増大して電磁輻射の増大や信号品質の低下が顕著となってきている。このため電源デカップリング用の素子に対して、性能向上の要求はますます厳しくなっている。

高性能デジタル機器は、高速で動作する高速回路と低速で動作する低速回路が混在しているため、電源分配回路に漏洩する電磁波のスペクトラムは、最近においては数百kHzから数十GHzもの非常に広い帯域に分布する。また、回路基板に搭載されている比較的大型の半導体集積回路の直流電源電流は数十アンペアを超える大きなレベルとなっている。なお、電源分配回路とは、図1に示されるように電源回路と、電源回路から供給された電源を他の回路に供給する電源分配配線とを含む回路である。

漏洩電磁波は電源分配配線や他の回路を経由して電源回路に伝搬し、電源回路から電源供給された回路に対して障害を発生する。ボードの電源分配配線付近には通常、多数の信号配線が配置されているため、漏洩電磁波は容易に多数の信号配線に結合する。結合した漏洩電磁波は信号品質を劣化させるとともに、信号配線を高周波電流となってディジタル機器の外部信号ケーブルに伝搬する。そして、外部信号ケーブルがアンテナの役割を果たして空中に高いレベルの不要電磁波を放射する。

さらに電源分配配線を伝搬する漏洩電磁波の一部は電源回路を通過して商用交流電源線に伝搬し、商用交流電源線がアンテナの役割を果たして空中に高いレベルの不要電磁波を放射する。一方、電源分配配線を伝搬する漏洩電磁波は電源分配配線の途中で反射を繰り返して進むので、その一部は信号配線にも伝搬して信号波形を劣化させる。

以上のような問題を解決する抜本策は、図1に示されるように回路の動作（例えば、スイッチング素子によるスイッチング動作）によって発生した電磁波が電源分配配線に漏洩しないようにすることである。このためには電磁波を発生する回路から電源分配回路を見たときの高周波に対するインピーダンスを、電磁波に含まれる周波数帯域の全てに対して非常に低くする必要がある。

トランジスタから見た電源分配回路のインピーダンスが限りなくゼロに近い値であれば、トランジスタが励起する電磁波は電源分配配線の入口で反射し電源分配回路に侵入することはなくなる。

電源分配配線のインピーダンスを小さくする目的でこれまで使用されてきたのがコンデンサである。コンデンサは電気・電子機器に使用される部品としては歴史が古く、これまで種々の形のものが実用化されてきた。現在では、金属薄膜を蒸着したセラミック材料を多層積層した構造のセラミックコンデンサや、タンタルやアルミニウムなどの弁作用を有する金属の多孔質成形体を陽極としその酸化皮膜を誘電体として導電性高分子を固体電解質とする構造を有する固体電解コンデンサなどが開発されている。

固体電解コンデンサとしては、誘電体酸化皮膜上にポリピロールもしくはそのアルキル置換体を固体電解質として有する固体電解コンデンサ（例えば、特許文

献1参照)、あるいは、誘電体酸化皮膜上に固体電解質としてポリアニリンが形成された固体電解コンデンサおよびその製造方法(例えば、特許文献2参照)が知られている。これらのコンデンサでは、それ以前のものに比べて2桁以上導電率の高い導電性高分子を固体電解質に用いているので、等価直列抵抗が小さく、同じ容量のものでもそれ以前のものに比べて2桁以上の高周波領域まで効果を有するものとなった。

しかしながら、これらのコンデンサは、電荷の充放電という機能を実現するための2端子構造となっているため、10MHzを超える高周波数領域では端子間のインピーダンスが激増し、ディジタル回路の電源分配回路用には適さなくなっている。このため、小型の積層セラミックコンデンサチップを多数並列に接続するコンデンサアレイや積層型貫通コンデンサが開発されているが、10MHzを超える高周波数領域ではインピーダンス値を効率的に低下させることは困難であった。

一方高周波化に対応するために、フィルタの構成も検討されており、例えば、セラミック誘電体シートにより挟まれた蛇行導体及び接地導体からなる表面実装型ノイズフィルタが提案されている(例えば、特許文献3参照)。図2は、セラミック誘電体シートではさまれた蛇行導体と接地導体からなる上記表面実装型ノイズフィルタの構成を示す断面図である。

図2に示すように、従来の表面実装型フィルタは、第1誘電体シート110と第2誘電体シート120と第3誘電体シート130とを積層した構成を有し、第1誘電体シート110と第2誘電体シート120との界面に、信号伝達に用いられる第1内部導体111、蛇行導体115及び第2内部導体112を配し、第2誘電体シート120と第3誘電体シート130との界面に、蛇行導体115に対向するように接地導体125を形成したものである。

第1内部導体111の一端は第1信号用電極151に接続し、第2内部導体112の一端は第2信号用電極152に接続し、第1内部導体111及び第2内部導体112双方の他端との間に蛇行導体115が接続されている。このように構成することにより、従来のインダクタンス素子とキャパシタンス素子とを組み合わせたノイズフィルタよりも高周波のノイズ吸収特性が優れたノイズフィルタを

得ることができる。

そして、このような表面実装型フィルタでは、一方の電極、例えば第1信号電極115から入力された電気信号がろ波され、そのろ波された電気信号は他方（第2信号用電極152）に出力されることとなる。しかしながらこの表面実装型フィルタでは、分布定数的に形成されるキャパシタンスは、接地導体125と蛇行導体115およびこれらの間に積層された誘電体シートによって構成されており、この分布キャパシタンスだけでは10MHzを超える高周波数領域でインピーダンス値を効率的に低下させることは困難であるため、内部導体の一部を蛇行導体とすることにより、容量と直列インダクタンスとを組み合わせることで信号減衰効果を高めている。

また、トランジスタ等のスイッチング素子から見た電源分配回路のインピーダンスを限りなくゼロに近づけるために、電源分配回路を低インピーダンス線路とする技術（例えば、特許文献4）や、固体電解コンデンサ製造技術を利用して低インピーダンス線路を形成する技術（例えば、特許文献5）が開示されている。

特許文献4に開示された多層プリント基板は、以下の構成を有している。

電源配線を設けた電源層の上下両側に、それぞれ第1の絶縁材層を介してグラウンド層を積層し、さらにこれらの上下の片側又は両側に、第2の絶縁材料層を介して信号配線を設けた信号層を積層してなることを特徴としている。このような構成を取ることで、多層プリント基板に搭載される半導体ICやLSI等の回路素子に対して、個別に低インピーダンスの独立電源を設けた場合と同様の状態で、直流電源を供給できると共に、プリント基板に搭載されているIC、LSI等の回路素子の高速、高周波の動作を阻害することなく電子機器からの電磁放射を抑制することができるとしている。

また、特許文献5に開示された伝送線路型コンポーネントは、導電性材料からなる内部導体の表面上を覆うように高誘電率絶縁材料を介して内部導体よりも直径の大きな導電性材料からなる円筒状の外部導体を同軸状に配備することで特性インピーダンスが極めて低値な同軸線路を形成した構成としている。これをプリント回路基板の電源供給線とLSI等の高速・高周波回路素子の電源ポートとの間に直列に挿入することで、プリント回路基板に搭載される高速・高周波回路素子毎に個別に低インピーダンスの独立した電源を設ける場合と同様な状態で直流

電源を供給でき、しかも高速、高周波回路素子から高速スイッチング動作により発生する高周波電源電流を伝送線路型コンポーネント内部で誘電損失させ、電源供給線及び信号線の間の電源結合とプリント回路基板の電源供給線から装置内の電源供給ケーブルへの高周波電源電流の流出とを抑制することが可能となるとしている。

〔特許文献1〕

特公平4-56445号公報（特開昭60-37114号公報）

〔特許文献2〕

特開平3-35516号公報

〔特許文献3〕

特開平6-53046号公報

〔特許文献4〕

特開2001-53449号公報

〔特許文献5〕

特開2002-335107号公報

発明が解決しようとする課題

上述したように、金属薄膜を蒸着したセラミック材料を多層積層した構造のセラミックコンデンサや、タンタルやアルミニウムなどの弁作用を有する金属の多孔質形成体を陽極とし、その酸化皮膜を誘電体として導電性高分子を固体電解質とする構造を有する固体電解コンデンサなどが開発され、高周波数領域まで使用可能なコンデンサとして様々な用途に使われているが、これらのコンデンサを電磁波伝送という観点から線路型素子として構成することについては考慮されておらず、単に電荷の充放電という機能を実現するための2端子構造となっているため、10MHzを超える高周波数領域ではインピーダンスが激増している。

このため、数百MHzを超えるクロック周波数での動作においては、このような機能のコンデンサを用いる限り、信号発生回路で想定している特性、すなわち高周波数における電源の内部インピーダンスを十分小さくすることができないという問題点があった。

また、ノイズ除去の目的で表面実装型のフィルタも開発されているが、インピーダンス値を十分小さくすることが困難なためコンデンサの代替としての使用には限界があることや、特に100MHz以上の高周波数領域において、低インピーダンスを実現することが難しいという問題点があった。

本発明は上記事情に鑑みてなされたものであり、主にノイズフィルタのバイパス素子や、デカップリング用素子として用いられる高速化、高周波数化に適したストリップ線路型素子と、そのストリップ線路型素子と一体化した印刷配線基板、および半導体パッケージを提供することを目的とする。

発明の開示

係る目的を達成するために請求項1記載の発明は、表面積が拡大された弁作用を有する金属と、弁作用を有する金属の表面に形成された誘電体皮膜と、誘電体皮膜を挟んで弁作用を有する金属の周囲を取り囲むように形成された導電性物質層と、を有することを特徴とする。

請求項2記載の発明は、請求項1記載の発明において、導電性物質層と接するように配置され、入力する直流電力を送電する金属部材を有し、弁作用を有する金属の両端部と、金属部材の両端部とにそれぞれ入出力端子を設け、入力する高周波電磁波を誘電体皮膜からなる伝送線路に入力することを特徴とする。

請求項3記載の発明は、請求項1または2記載の発明において、弁作用を有する金属は、その断面の形状が矩形であることを特徴とする。

請求項4記載の発明は、請求項1または2記載の発明において、弁作用を有する金属は、その断面の形状が円または楕円であることを特徴とする。

請求項5記載の発明は、請求項1または2記載の発明において、弁作用を有する金属は、その断面の形状が輪形であることを特徴とする。

請求項6記載の発明は、請求項1または2記載の発明において、弁作用を有する金属は、平板あるいは箔として形成されていることを特徴とする。

請求項7記載の発明は、請求項1から6の何れか1項に記載の発明において、弁作用を有する金属は、その両端部近傍で、主面から同一方向に、屈曲または湾曲していることを特徴とする。

請求項 8 載の発明は、請求項 1 から 7 の何れか 1 項に記載の発明において、弁作用を有する金属は、その断面の横幅寸法よりも長さ寸法が大きいことを特徴とする。

請求項 9 記載の発明は、請求項 1 から 8 の何れか 1 項に記載の発明において、弁作用を有する金属には、その長さ方向の両端部に、印刷配線基板のスルーホールと接続するための 1 対の第 1 の電極引き出し端子が設けられ、金属部材の異なる位置に、印刷配線基板のスルーホールと接続するための 1 対の第 2 の電極引き出し端子が設けられていることを特徴とする。

請求項 10 記載の発明は、請求項 9 記載の発明において、電極引き出し端子の印刷配線基板に接する面積が、電極引き出し端子の印刷配線基板に接しない断面の面積よりも広いことを特徴とする。

請求項 11 記載の発明は、請求項 2 記載の発明において、金属部材上に載置されたストリップ線路型素子の弁作用を有する金属の端部と接続し、印刷配線基板との電氣的接続を取る第 1 の電極引き出し端子を有し、金属部材には、印刷配線基板との接続を取る第 2 の電極引き出し端子が一体形成され、金属部材に一体形成された第 2 の電極引き出し端子と、弁作用を有する金属の両端部に接続された第 1 の電極引き出し端子とで、ストリップ線路型素子の 4 端子を形成したことを特徴とする。

請求項 12 記載の発明は、請求項 11 記載の発明において、第 1 の電極引き出し端子は、金属部材上に載せられたストリップ線路型素子の弁作用を有する金属との接続を取る接続部材と、印刷配線基板上の配線との接続を取る第 1 の脚部材と、接続部材と脚部材とをつなぐ第 1 の胴体部材と、を有し、第 1 の胴体部材に接続される接続部材と第 1 の脚部材とは、第 1 の胴体部材の長手方向の両端部であって、第 1 の胴体部材に対して略垂直に接続された形状を備え、金属部材に一体形成された第 2 の電極引き出し端子は、金属部材に直接接続される第 2 の胴体部材と、印刷配線基板上の配線との接続を取る第 2 の脚部材と、を有し、第 2 の胴体部材は、ストリップ線路型素子を載せる金属部材の載置面の長手方向の両端部であって、該載置面の同一長辺側の端部に接続され、第 2 の脚部材は、載置面に対して略平行となるように胴体部材に接続されていることを特徴とする。

請求項 1 3 記載の発明は、請求項 1 1 記載の発明において、第 1 の電極引き出し端子は、金属板上に載せられたストリップ線路型素子の弁作用を有する金属との接続を取る接続部材と、印刷配線基板上の配線との接続を取る第 1 の脚部材と、接続部材と、脚部材とをつなぐ第 1 の胴体部材と、を有し、第 1 の胴体部材に接続される接続部材と第 1 の脚部材とは、第 1 の胴体部材の長手方向の両端部であって、互いが第 1 の胴体部材の反対側の面となるように、第 1 の胴体部材に対して略垂直に接続された形状を備え、金属部材に一体形成された第 2 の電極引き出し端子は、ストリップ線路型素子を載せる金属部材の載置面の長手方向の両端部であって、該載置面の同一長辺側の端部に、載置面に対して略平行となるように接続された第 2 の脚部材を有することを特徴とする。

請求項 1 4 記載の発明は、請求項 1 1 記載の発明において、第 1 の電極引き出し端子は、金属板上に載せられたストリップ線路型素子の弁作用を有する金属との接続を取る接続部材と、印刷配線基板上の配線との接続を取る第 1 の胴体部材と、を有し、接続部材は、第 1 の胴体部材の長手方向の端部に、該第 1 の胴体部材に対して略垂直となるように接続され、金属部材に一体形成された第 2 の電極引き出し端子は、ストリップ線路型素子を載せる金属部材の載置面の長手方向の両端部であって、該載置面の同一長辺側の端部に、載置面に対して略垂直となるように接続された第 2 の胴体部材を有することを特徴とする。

請求項 1 5 記載の発明は、請求項 1 1 記載の発明において、第 1 の電極引き出し端子は、金属板上に載せられたストリップ線路型素子の弁作用を有する金属との接続を取る接続部材と、印刷配線基板上の配線との接続を取る第 1 の胴体部材と、を有し、接続部材は、胴体部材の長手方向の端部に、該第 1 の胴体部材に対して略垂直となるように接続され、金属部材に一体形成された第 2 の電極引き出し端子は、ストリップ線路型素子を載せる金属部材の載置面の長手方向の両端部であって、該載置面の短辺の略中央領域に、載置面に対して略垂直となるように接続された第 2 の胴体部材を有し、第 1 の電極引き出し端子と第 2 の電極引き出し端子とは、金属部材の載置面の長手方向に略一直線となるように配置されていることを特徴とする。

請求項 1 6 記載の発明は、請求項 1 1 から 1 3 の何れか 1 項に記載の発明にお

いて、印刷配線基板に接する第1の脚部材と第2の脚部材の断面の面積が、印刷配線基板に接しない第1の胴体部材と第2の胴体部材の断面の面積よりも広いことを特徴とする。

請求項17記載の発明は、請求項1から16の何れか1項に記載の発明において、導電性物質層が、導電性高分子の層を含むことを特徴とする。

請求項18記載の発明は、請求項17記載の発明において、導電性高分子は、ポリピロール、ポリチオフェン及びポリアニリンからなる群から選ばれた1以上の化合物、あるいは化合物の誘導体であることを特徴とする。

請求項19記載の発明は、請求項17または18記載の発明において、導電性物質層は、誘電体皮膜側に設けられた導電性高分子の層と、導電性高分子の層上に形成された導電性ペースト層とを有することを特徴とする。

請求項20記載の発明は、請求項19記載の発明において、導電性ペースト層に金属部材が固着されていることを特徴とする。

請求項21記載の発明は、請求項1から20の何れか1項に記載の発明において、弁作用を有する金属は、アルミニウム、タンタル及びニオブからなる群から選ばれた金属であることを特徴とする。

請求項22記載の発明は、請求項1から21の何れか1項に記載の発明において、弁作用を有する金属と、誘電体皮膜と、導電性物質層とは、樹脂でモールドされていることを特徴とする。

請求項23記載の発明は、導体間に誘電体皮膜を挟み込んだ積層体構造を有し、誘電体皮膜において誘電損失を有する低インピーダンス線路型素子と、導体の何れか一方の両端部に配置され、印刷配線基板との電氣的接続を取る第1の電極引き出し端子と、低インピーダンス線路型素子を載置する金属部材の両端部に配置され、印刷配線基板との電氣的接続を取る第2の電極引き出し端子と、を有し、第1の電極引き出し端子は、第1の導体との接続を取る接続部材と、印刷配線基板上の配線との接続を取る第1の脚部材と、接続部材と脚部材とをつなぐ第1の胴体部材と、を有し、第1の胴体部材に接続される接続部材と第1の脚部材とは、第1の胴体部材の長手方向の両端部であって、第1の胴体部材に対して略垂直に接続された形状を備え、第2の電極引き出し端子は、金属部材に直接接続さ

れる第2の胴体部材と、印刷配線基板上の配線との接続を取る第2の脚部材と、を有し、第2の胴体部材は、低インピーダンス線路型素子を載せる金属部材の載置面の長手方向の両端部であって、該載置面の同一長辺側の端部に接続され、第2の脚部材は、載置面に対して略平行となるように胴体部材に接続されていることを特徴とする。

請求項24記載の発明は、導体間に誘電体皮膜を挟み込んだ積層体構造を有し、誘電体皮膜において誘電損失を有する低インピーダンス線路型素子と、導体の何れか一方の両端部に配置され、印刷配線基板との電氣的接続を取る第1の電極引き出し端子と、低インピーダンス線路型素子を載置する金属部材の両端部に配置され、印刷配線基板との電氣的接続を取る第2の電極引き出し端子と、を有し、第1の電極引き出し端子は、第1の導体との接続を取る接続部材と、印刷配線基板上の配線との接続を取る第1の脚部材と、接続部材と、脚部材とをつなぐ第1の胴体部材と、を有し、第1の胴体部材に接続される接続部材と第1の脚部材とは、第1の胴体部材の長手方向の両端部であって、互いが第1の胴体部材の反対側の面となるように、第1の胴体部材に対して略垂直に接続された形状を備え、第2の電極引き出し端子は、低インピーダンス線路型素子を載せる金属部材の載置面の長手方向の両端部であって、該載置面の同一長辺側の端部に、載置面に対して略平行となるように接続された第2の脚部材を有することを特徴とする。

請求項25記載の発明は、導体間に誘電体皮膜を挟み込んだ積層体構造を有し、誘電体皮膜において誘電損失を有する低インピーダンス線路型素子と、導体の何れか一方の両端部に配置され、印刷配線基板との電氣的接続を取る第1の電極引き出し端子と、低インピーダンス線路型素子を載置する金属部材の両端部に配置され、印刷配線基板との電氣的接続を取る第2の電極引き出し端子と、を有し、第1の電極引き出し端子は、第1の導体との接続を取る接続部材と、印刷配線基板上の配線との接続を取る第1の胴体部材と、を有し、接続部材は、第1の胴体部材の長手方向の端部に、該第1の胴体部材に対して略垂直となるように接続され、第2の電極引き出し端子は、低インピーダンス線路型素子を載せる金属部材の載置面の長手方向の両端部であって、該載置面の同一長辺側の端部に、載置面に対して略垂直となるように接続された第2の胴体部材を有することを特徴と

する。

請求項 26 記載の発明は、導体間に誘電体皮膜を挟み込んだ積層体構造を有し、誘電体皮膜において誘電損失を有する低インピーダンス線路型素子と、導体の何れか一方の両端部に配置され、印刷配線基板との電氣的接続を取る第 1 の電極引き出し端子と、低インピーダンス線路型素子を載置する金属部材の両端部に配置され、印刷配線基板との電氣的接続を取る第 2 の電極引き出し端子と、を有し、第 1 の電極引き出し端子は、第 1 の導体との接続を取る接続部材と、印刷配線基板上の配線との接続を取る第 1 の胴体部材と、を有し、接続部材は、第 1 の胴体部材の長手方向の端部に、該第 1 の胴体部材に対して略垂直となるように接続され、第 2 の電極引き出し端子は、低インピーダンス線路型素子を載せる金属部材の載置面の長手方向の両端部であって、該載置面の短辺の略中央領域に、載置面に対して略垂直となるように接続された第 2 の胴体部材を有し、第 1 の電極引き出し端子と第 2 の電極引き出し端子とは、金属部材の載置面の長手方向に略一直線となるように配置されていることを特徴とする。

請求項 27 記載の発明は、請求項 23 または 24 記載の発明において、印刷配線基板に接する第 1 の脚部材と第 2 の脚部材の断面の面積が、印刷配線基板に接しない第 1 の胴体部材と第 2 の胴体部材の断面の面積よりも広いことを特徴とする。

請求項 28 記載の発明は、請求項 23 から 27 の何れか 1 項に記載の記載の発明において、低インピーダンス線路型素子は、樹脂によりモールドされていることを特徴とする。

請求項 29 記載の発明は、表面積が拡大された弁作用を有する金属と、弁作用を有する金属の表面に形成された誘電体皮膜と、誘電体皮膜を挟んで弁作用を有する金属の周囲を取り囲むように形成された導電性物質層と、入力する直流電力を送電する金属部材とを有し、弁作用を有する金属の両端部と、金属部材の両端部とにそれぞれ入出力端子を設けたストリップ線路型素子と、基板と、基板上に形成された第 1 の電源配線と第 2 の電源配線とを備え、弁作用を有する金属の両端部の設けた第 1 の入出力端子と、金属部材の両端部に設けた第 2 の入出力端子とをそれぞれ第 1 の電源配線と第 2 の電源配線とに接続したことを特徴とする。

請求項30記載の発明は、請求項29記載の発明において、回路基板は、同一電圧の電源供給を受ける回路素子同士をまとめて回路基板上に配置し、バスバーにより同一電源を供給することを特徴とする。

請求項31記載の発明は、表面積が拡大された弁作用を有する金属と、弁作用を有する金属の表面に形成された誘電体皮膜と、誘電体皮膜を挟んで弁作用を有する金属の周囲を取り囲むように形成された導電性物質層と、入力する直流電力を送電する金属部材とを有し、弁作用を有する金属の両端部と、金属部材の両端部とに入出力端子を設けたストリップ線路型素子と、絶縁材料からなる基材と、基材上に搭載された半導体チップと、を有し、基材は、該基材上に搭載する素子との接続を取る第1の接続ピンと第2の接続ピンとを有し、半導体チップは、第1の電源配線と第2の電源配線とを有し、弁作用を有する金属の両端部と金属部材の両端部とに設けた入出力端子を、それぞれ基材の接続ピンと半導体チップの電源配線とに接続したことを特徴とする。

請求項32記載の発明は、表面積が拡大された弁作用を有する金属を形成する弁作用金属層形成工程と、弁作用を有する金属の表面に誘電体皮膜を形成する誘電体皮膜形成工程と、誘電体皮膜を挟んで弁作用を有する金属の周囲を取り囲むように導電性物質層を形成する導電性物質層形成工程と、第2の電極引き出し端子が設けられた金属部材と第1の電極引き出し端子となるリードフレームとが複数基材上に一体形成された基材と、導電性物質層形成工程までの工程で得られるストリップ線路素子とを、導電性物質層と金属部材、及びリードフレームと弁作用を有する金属とが接触するように位置合わせを行なって貼り合わせる貼り合わせ工程と、第2の電極引き出し端子及びリードフレームを基材から所定の距離において切断することでストリップ線路型素子とする切断工程と、を有することを特徴とする。

図面の簡単な説明

図1は、LSIを構成するスイッチング素子から発生する電力が電源分配配線に与える影響を説明するための図である。

図2は、従来の表面実装型フィルタの一例を示す断面図である。

図3は、本発明の実施形態に係るストリップ線路型素子の外観形状を示す斜視図である。

図4は、図3に示すA-A'断面を示す断面図である。

図5は、アルミニウム片の静電容量の測定方法を説明するための図である。

図6は、本発明の第2の実施形態に係るストリップ線路型素子を示す断面図である。

図7は、本発明の第3の実施形態に係るストリップ線路型素子を示す断面図である。

図8は、本発明の第4の実施形態に係るストリップ線路型素子を示す断面図である。

図9は、本発明の第5の実施形態に係るストリップ線路型素子を示す断面図である。

図10は、本発明の第6の実施形態に係るストリップ線路型素子を示す断面図である。

図11は、本発明の第7の実施形態に係るストリップ線路型素子を示す断面図である。

図12は、本発明の第8の実施形態に係るストリップ線路型素子を示す断面図である。

図13は、本発明の第9の実施形態に係るストリップ線路型素子を示す断面図である。

図14は、図13のB-B'線での断面図である。

図15は、本発明に係るストリップ線路型素子を積層印刷配線基板に搭載した場合の構成を示す斜視図である。

図16は、バスバーを設けてストリップ線路型素子を積層印刷配線基板上に搭載した場合の構成を示す図である。

図17は、図16に示す積層印刷配線基板の断面図である。

図18は、バスバーの構成を示す構成図である。

図19は、ストリップ線路素子を積層印刷配線基板に搭載する際に形成する電極引き出し端子の第1の形態を示す図である。

図20は、図19に示されたストリップ線路型素子を、該素子の長手方向及び短手方向より見た側面図である。

図21は、図19に示すストリップ線路型素子を樹脂によりモールドした外観形状を示す図である。

図22は、ストリップ線路素子を積層印刷配線基板に搭載する際に形成する電極引き出し端子の第2の形態を示す図である。

図23は、図22に示されたストリップ線路型素子を、該素子の長手方向及び短手方向より見た側面図である。

図24は、ストリップ線路素子を積層印刷配線基板に搭載する際に形成する電極引き出し端子の第3の形態を示す図である。

図25は、図24に示されたストリップ線路型素子を、該素子の長手方向及び短手方向より見た側面図である。

図26は、ストリップ線路素子を積層印刷配線基板に搭載する際に形成する電極引き出し端子の第4の形態を示す図である。

図27は、図26に示されたストリップ線路型素子を、該素子の長手方向及び短手方向より見た側面図である。

図28は、ストリップ線路型素子を形成するために、基材上に金属板とリードフレームとが複数連続的に接続されている状態を示す図である。

図29は、図28に示された基材上にストリップ線路型素子を貼り合わせ、樹脂でモールドした際の外観形状を示す図である。

図30は、金属板とリードフレームとが接続され、所定の長さで脚を切断したストリップ線路型素子の外観形状を示す図である。

図31は、図30に示されたストリップ線路型素子を、該素子の長手方向及び短手方向より見た場合の構成を示す側面図である。

図32は、第2の電極引き出し端子を複数本にしたストリップ線路型素子の構成を示す図である。

図33は、第1及び第2の電極引き出し端子を複数本にしたストリップ線路型素子の構成を示す図である。

図34は、第1の電極引き出し端子を幅方向に引き出したストリップ線路型素

子の構成を示す図である。

図35は、第1及び第2の電極引き出し端子を幅方向に引き出したストリップ線路型素子の構成を示す図である。

図36は、線路における反射係数 Γ と透過係数 T を計算するための等価回路図である。

図37は、デカップリング素子の透過率と周波数との関係を示す図である。

図38は、本発明に係るストリップ線路型を半導体パッケージに搭載した場合の斜視図である。

上記の各図において、符号1は、ストリップ線路型素子を示す。符号2 (2A, 2B) は、第1の電極引き出し端子(端子)を示す。符号3 (3A, 3B) は、第2の電極引き出し端子(端子)を示す。符号10は弁作用金属を示す。符号11及び12は、第1の電極引き出し端子を示す。符号20は誘電体皮膜を示す。符号30は、導電性物質層を示す。符号31は、導電性高分子層を示す。符号32は、導電性カーボンペースト層を示す。符号33は銀ペーストを示す。符号40は、金属板を示す。符号41及び42は、第2の電極引き出し端子を示す。符号60は、絶縁物質を示す。符号70は、印刷配線基板を示す。符号71a及び71bは、正極電源配線を示す。符号74a及び74bは、負極電源配線を示す。符号79は、絶縁層を示す。符号80は、半導体パッケージを示す。符号81a及び78bは、正極電源配線を示す。符号84a及び84bは、負極電源配線を示す。符号85は、半導体チップを示す。符号86は、接続ピンを示す。符号89は、絶縁層を示す。符号110は、第1誘電体シートを示す。符号111は、第1内部導体を示す。符号112は、第2内部導体を示す。符号115は、蛇行導体を示す。符号120は、第2誘電体シートを示す。符号123及び124は、電氣的に絶縁される間隔を示す。符号125は、接地導体を示す。符号130は、第3誘電体シートを示す。符号151は、第1信号用電極を示す。符号152は、第2信号用電極を示す。

発明を実施するための最良の形態

次に、好ましい実施の形態について、図面を参照して説明する。但し、本

発明は以下の実施形態に限定されるものではない。

(第 1 の実施形態)

図 3 は、本発明に係る実施形態のストリップ線路型素子の外観形状を示す斜視図であり、図 4 は、図 3 に示すストリップ線路型素子の A-A' 線での断面図である。

図 3 及び図 4 に示すように、本発明に係るストリップ線路型素子においては、表面に誘電体皮膜 20 を有する細長い平板状の弁作用を有する金属（以下、弁作用金属という）10 を備えると共に、誘電体皮膜 20 を介して導電性物質層 30 によって弁作用金属 10 と誘電体皮膜 20 とを被膜するようにしたものである。ここで、図 3 に示すように、このストリップ線路型素子 1 は、長手方向の両端部分がほぼ同一直線上にある略平面形状の弁作用金属 10 を備えている。

弁作用金属 10 は、例えばアルミニウムからなる。図 3 に示す例では弁作用金属 10 の形状は矩形であり、例えば、厚さが $110\ \mu\text{m}$ 、長さが $30\ \text{m}$ 、幅が $10\ \text{mm}$ である。弁作用金属 10 の断面の形状は、矩形に限定されるものではなく、楕円形、輪形であっても差し支えない。弁作用金属 10 の表面、即ち、表面及び裏面、端面は、電解液中における電解エッチングによって表面積が約 200 倍に拡大され、スポンジ状の穴が形成された金属である。

導電性物質層 30 は、弁作用金属 10 の両方の先端部分を除く全面を、誘電体皮膜 20 を隔てて覆うように形成されている。この導電性物質層 30 は、導電性である限りその材質等は特に限定されるものではなく、例えば、各種金属や、二酸化マンガンを酸化インジウム等の半導体、あるいはテトラシアノキノジメタンとテトラチアフルバレンとの電荷移動錯体などの有機導電体が用いられる。

特に、この導電性物質層 30 には、ポリピロールやポリチエフェン、ポリエチレンジオキシチオフェン、ポリアニリン、ポリフェニレン、ポリフラン、ポリチアジル、ポリフェニレンビニル、ポリアセチレン、ポリアズレン等の導電性高分子が好ましく、中でも安定性の観点からポリピロール、ポリチ

オフエン、ポリアニリン、及びこれらの誘導体が好ましい。本発明においてポリピロール、ポリチオフエン、ポリアニリンの誘導体とは、例えばこれらの化合物に各種置換基を付加したものや、他の高分子と共重合したものなどが挙げられる。

本発明では、これらの導電性高分子は、通常、電子供与性もしくは電子吸引性の化合物からなるドーパントと組み合わせて用いられる。本発明では、導電性高分子に組み合わされるドーパントは特に限定されるものではなく、導電性高分子のドーパントとして従来公知のものが用いられる。このようなドーパントとしては、例えば、ヨウ素、塩素、過塩素酸アニオン等のハロゲン化合物や、芳香族スルホン酸化合物等のルイス酸として作用するもの、あるいは、リチウムやテトラエチルアンモニウムカチオンのようなルイス塩基として作用するものが挙げられる。

さらなる低インピーダンス化を実現するために、導電性物質層 30 を挟んで弁作用金属の一方の面あるいは両方の面に対向するようにして、銅、銀、金、アルミニウムその他の電気抵抗が小さい金属板 40 を配置している。図 3 に示す本実施形態では、金属板 40 が直方体の一辺に接して配置されているが、直方体を取り囲むように（あるいは部分的に取り囲むように）しても良い。導電性物質層 30 は非常に薄い膜状となるため、機械的強度を持たせる、電気抵抗を下げる等の理由により、導電性物質層 30 の外側に金属板を囲むように設ける。

本発明では、導電性物質層 30 を構成するこれらの導電性高分子の形成方法は特に限定されるものではない。導電性高分子は、誘電体皮膜 20 が形成された弁作用金属 10 の表面（すなわち誘電体皮膜上）に、導電性高分子の溶液を展開して溶剤を蒸発させたり、あるいは導電性高分子を形成するモノマーやオリゴマーと重合触媒を導入して弁作用金属の表面で、直接、導電性高分子の重合を行ったり、導電性高分子の中間体からなる高分子の層を形成して導電性高分子に転換したりして、形成することができる。

また、配線基板や電子回路基板との接続は、基板にそのまま取り付けて用いても良いし、あるいは電極を引き出して樹脂や金属ケース等で封止して用

いることもできる。電極引き出し端子を設ける場合の構成の一例として、本実施形態では、弁作用金属 10 の長手方向の両端部に第 1 の電極引き出し端子 2 A, 2 B を、また、金属板 40 の長手方向の両端部に第 2 の電極引き出し端子 3 A, 3 B を設けている。第 1 の電極引き出し端子 2 は、例えば弁作用金属 10 を両側に突き出させて電極引き出し端子としたり、溶接や圧着によって取り付けることもできる。同様に第 2 の電極引き出し端子 3 A, 3 B も金属板 40 を両側に突出させて電極引き出し端子としたり、溶接や圧着によって取り付けることもできる。電極引き出し端子の形状は、印刷配線基板などに実装する形態に合わせて、決定すればよい。

端子 2 A, 3 A は、図 1 に示されるように電源回路から供給される直流電源を受電するための端子対であり、端子 2 B, 3 B は、LSI に直流電源を供給するための端子対である。

また、誘電体皮膜 20 は、第 1 の電極引き出し端子 2 A, 2 B と第 2 の電極引き出し端子 3 A, 3 B 間に形成される線路インダクタンスに比べて非常に大きな線路キャパシタンスを形成するための材料であり、これにより、線路インピーダンスが非常に小さな値になるため、図 3 に示す本発明に係る実施形態のストリップ線路型素子は、LSI 回路内部のトランジスタのスイッチング等によって生じる信号成分の高周波電磁波及び電源回路から LSI に侵入しようとする不要電磁波を、ほぼ全反射するように作用する。

なお、本発明の実施形態においては、端子 2 A, 3 A から見たストリップ線路型素子の特性は、端子 2 B, 3 B からみた特性と全く同一であるので、直流電源の受電を端子 2 B, 3 B としても、ストリップ線路型素子の作用は上記と同じである。

本発明において、弁作用金属 (valve metal) の種類は特に限定されるものではなく、弁作用金属 10 としては、タンタルやアルミニウム、ニオブ、チタン、ジルコニウム、ケイ素、マグネシウムなどの表面皮膜形成金属が使用でき、これらは圧延箔や微粉末焼結体などの形で用いられる。弁作用金属 10 としては、特に、タンタル、アルミニウム及びニオブからなる群から選ばれた金属を用いることが好ましい。

また、弁作用金属表面の誘電体皮膜 20 の形成方法も特に限定されるものではなく、例えば、電解質溶液を用いて電解化成したり、適当な酸化剤を用いたりして形成することができ、あるいは空気酸化により形成された酸化膜をそのまま本発明における誘電体皮膜 20 として用いたりしてもよい。ただし、通常は、電解化成により誘電体皮膜は形成される。

弁作用金属 10 の形状も特に限定されるものではないが、特性インピーダンスの計算や加工上の観点から、平板形状（弁作用金属の長手方向に直交する断面形状が長方形）とすることが好ましいが、湾曲したものや一部折り曲げたものなども使用できる。さらには、円柱形状あるいは円筒形状としてもよい。

本発明では弁作用金属 10 の表面を拡面化したものも使用できる。拡面化した弁作用金属としては、微粉焼結体を平板形状に加工したものや箔を電解液中で電解エッチングしたエッチング箔などが挙げられる。

また、上述したように、本発明では、導電性物質層 30 を導電性高分子から構成することが好ましいが、誘電体皮膜 20 と接する層は導電性高分子とし、さらにこの導電性高分子層の上に他の種類の導電性物質層を形成するようにしてもよい。さらに、導電性物質の固体電解質と金属板はこれらをそのまま接触させたり、導電性カーボンペーストや銀ペーストを用いて接続させたりすることもできる。

例えば、導電性物質層 30 としては、誘電体皮膜 20 に直接接する導電性高分子層と、この導電性高分子層上に設けられた導電性カーボンペーストと、この導電性カーボンペーストの上に設けられた銀ペーストとからなる三重構造とし、この銀ペーストによって金属板を取り付けるように構成することができる。

本実施形態のストリップ線路型素子は、誘電体皮膜 20 を有する弁作用金属 10 と、弁作用金属 10 の周囲を取り巻くようにその誘電体皮膜 20 を介して配置された導電性物質層 30 と、弁作用金属 10 の異なる位置に設けられた 1 対の電極引き出し端 2A, 2B と、導電性物質層の異なる位置に設けられた 1 対の 2 つの電極引き出し端子 3A, 3B とからストリップ線路型素子を構成した。この構

成を取ることににより見かけ上の誘電体損失が大きくなるためストリップ線路型素子の特性インピーダンスを十分低く設計することができ、ノイズ源から発生する電磁波の電源分配回路側への侵入を防止することができる。

以下に、上述した第1の実施形態のストリップ線路型素子の製造実施例について、詳細に説明する。なお、本発明はこの製造手順によって限定されるものではない。

図3及び図4に示すストリップ線路型素子においては、弁作用金属10として、エッチングによって表面積を約200倍に拡大した厚さ110 μ mのアルミニウム箔を用いた。このアルミニウム箔は、幅10mm、長さが30mmである。このアルミニウム箔（弁作用金属10）の両端部に、ヘキサフルオロプロピレンからなるフッ素ケイ樹脂でマスク（図示せず）を設けた後、このアルミニウム箔を5質量%のホウ酸アンモニウム水溶液中で、電圧10Vで陽極酸化し、洗浄及び乾燥して金属酸化皮膜からなる誘電体皮膜20を有するアルミニウム箔を得た。この箔を0.05モル／リットルの硫酸水溶液中に浸漬し、静電容量を測定したところ約380 μ Fであった。なお、静電容量の測定は、図5に示されるように硫酸水溶液中に浸漬した状態で行なう。硫酸水溶液は、電気伝導率が高く誘電体皮膜の隙間に浸み込むので、正確に誘電体皮膜の面積に比例した静電容量を測定することができる。このとき、硫酸水溶液の応答速度が低い点が危惧されるが、測定周波数が120Hz程度と低いので、この応答速度は問題にならない。また、溶液としては硫酸水溶液に限定されることはなく、導電性を有する水溶液であればよい。

次に、ガラス製容器内において、10質量%のパラトルエンスルホン酸と5質量%のアニリンを含む水溶液を調整し、この水溶液中に上述の誘電体皮膜20及びマスクを形成した弁作用金属10を浸漬し、その後、取り出した。これを室温の空气中、室温で30分間乾燥し、次に、10質量%のペルオキソ二硫酸アンモニウムと10質量%のパラトルエンスルホン酸を含む水溶液に弁作用金属10を浸漬し、取り出して更に20分間空气中に放置し、アニリンを重合させた。

その後、この弁作用金属10を水及びメタノールにより洗浄し、温度が8

0℃の雰囲気中で乾燥させた。この操作を4回繰り返し、導電性カーボンペースト、銀ペーストを順に塗布して導電性物質層30を完成し、約100μmの銅箔からなる金属板40を銀ペーストで導電性物質層30に固着した。その後、弁作用金属10の両端部をテトラヒドロフランに浸漬し、マスクを構成する樹脂であるヘキサフルオロプロピレンを溶解させ除去した。

(第2の実施形態)

次に、本発明の第2の実施形態について、図6を用いて説明する。本実施に係るストリップ線路型素子の構成は、前述の第1の実施形態に係るストリップ線路型素子の構成と比較して、弁作用金属10の断面の形状がほぼ正方形である点が異なっている。本実施形態のストリップ線路型素子における前述以外の構成は第1の実施の形態に係るストリップ線路型素子の構成と同様である。

(第3の実施形態)

次に、本発明の第3の実施形態について、図7を用いて説明する。本実施形態に係るストリップ線路型素子の構成は、前述の第1の実施形態に係るストリップ線路型素子の構成と比較して、弁作用金属10の断面の形状が円または楕円形である点が異なっている。本実施形態のストリップ線路型素子における前述以外の構成は第1の実施形態に係るストリップ線路型素子の構成と同一である。

(第4の実施形態)

次に、本発明の第4の実施形態について、図8を用いて説明する。本実施に係るストリップ線路型素子の構成は、前述の第1の実施形態に係るストリップ線路型素子の構成と比較して、弁作用金属10の断面の形状が輪形である点が異なっている。即ち、円筒状の弁作用金属10を用いている。本実施形態のストリップ線路型素子における前述以外の構成は第1の実施形態に係るストリップ線路型素子の構成と同一である。

(第5の実施形態)

次に、本発明の第5の実施形態について、図9を用いて説明する。本実施形態に係るストリップ線路型素子の構成は、前述の第1の実施形態に係るストリップ線路型素子の構成と比較して、弁作用金属10の形状が、断面寸法Hに対し、長手寸法Lが4倍以上大きいという点が異なっている。すなわち、断面の横幅寸法よりも長さ寸法が大きいことにより、線路として機能させることができる。弁作用金属10として、長さ16mm及び32mm、幅1.8mmの金属を用いて、2種類のストリップ線路型素子を構成した。導電性物質層30は、ポリチオフェン、カーボンペースト、銀ペーストで構成し、誘電体皮膜20は、化成電圧8Vで生成した。

得られたこれら2種類のストリップ線路型素子の両端を、それぞれネットワーク・アナライザに接続して電力透過特性S21を測定し、実数部と虚数部の値から内部損失を考慮せずにインピーダンス値を求めたところ、長さ16mmのタイプは20MHz乃至200MHzの周波数領域においてはやや平坦で0.2mΩから0.8mΩであり、1MHz乃至1GHzでも10mΩ以下であった。一方長さ32mmのタイプはこれより良好であって、7MHz乃至150MHzの周波数領域においてはやや平坦で0.1mΩ前後であり、2MHz乃至1GHzでも10mΩ以下であった。

この結果、両方のタイプとも、もっとも一般的な高周波用コンデンサである0.1μF積層チップセラミックコンデンサよりも、数kHzから数GHzに亘って2桁から3桁低いインピーダンスを有していることが判った。このように、本発明の実施形態に係るストリップ線路型素子は、従来のコンデンサと比較して、特に高性能ディジタル機器用として極めて優れたインピーダンス特性を有することが判る。

(第6の実施形態)

次に、本発明の第6の実施形態について図10を用いて説明する。本実施形態に係るストリップ線路型素子の構成は、弁作用金属10の、長さ方向の

両端部に、印刷配線基板のスルーホールに実装する形状を為す１対の電極引き出し端子１１および１２を設け、金属板４０の異なる位置に、印刷配線基板のスルーホールに実装する形状を為す１対の電極引き出し端子４１および４２を設けている。このように構成することで、印刷配線基板への実装に適したストリップ線路型素子を実現できる。

（第７の実施形態）

次に、本発明の第７の実施形態について図１１を用いて説明する。本実施形態に係るストリップ線路型素子の構成は、弁作用金属１０の、長さ方向の両端部に、表面実装に適した形状であるＬ字の電極引き出し端子１１、１２、および４１、４２を設けている。なお、表面実装にこだわらなければ、前記電極引き出し端子はＬ字の形状に限定される必要はなく、多角形や半円、円形などの断面を有するまっすぐな形状であっても差し支えない。

（第８の実施形態）

次に、本発明の第８の実施形態について、図１２を用いて説明する。本実施形態に係るストリップ線路型素子は、図４の導電性物質層３０が、導電性高分子の層３１と、導電性カーボンペースト層３２と、銀ペースト層３３で構成される点が、第１の実施形態に係るストリップ線路型素子と異なっている。本実施形態のストリップ線路型素子における前記以外の構成は第１の実施形態に係るストリップ線路型素子の構成と同一である。

（第９の実施形態）

次に、本発明の第９の実施形態について説明する。本実施形態に係るストリップ線路型素子は、図１２の導電性高分子の層３１が、ポリピロール、ポリチオフェン、ポリアニリンからなる群から選ばれた１以上の化合物、あるいは前記化合物の誘導体で構成されている点が、第８の実施形態に係るストリップ線路型素子と異なっている。本実施形態のストリップ線路型素子における前記以外の構成は第８の実施形態に係るストリップ線路型素子の構成と

同一である。

(第 10 の実施形態)

次に、本発明の第 10 の実施形態について説明する。本実施形態に係るストリップ線路型素子は、第 8 乃至第 9 の実施形態に係るストリップ線路型素子の、導電性カーボンペースト層 32、銀ペースト層 33 の代わりに、導電性ペースト層で構成する点が異なっている。本実施形態のストリップ線路型素子における前記以外の構成は第 8 乃至第 9 の実施形態に係るストリップ線路型素子の構成と同一である。

(第 11 の実施形態)

次に、本発明の第 11 の実施形態について説明する。本実施形態に係るストリップ線路型素子は、第 10 の実施形態に係るストリップ線路型素子の導電性ペースト層に金属板 40 が固着されている点で、第 10 の実施形態に係るストリップ線路型素子と異なっている。本実施形態のストリップ線路型素子における前記以外の構成は第 10 の実施形態に係るストリップ線路型素子の構成と同一である。

(第 12 の実施形態)

次に、本発明の第 12 の実施形態について説明する。本実施形態に係るストリップ線路型素子は、第 1 乃至 11 の実施形態に係るストリップ線路型素子の、弁作用金属 10 が、アルミニウム、タンタル、及びニオブからなる群から選ばれた金属である点が異なっている。本実施形態のストリップ線路型素子における前記以外の構成は第 1 乃至第 11 の実施形態に係るストリップ線路型素子の構成と同一である。

(第 13 の実施形態)

次に、本発明の第 13 の実施形態について、図 13 及び図 14 を用いて説明する。本実施形態に係るストリップ線路型素子は、図 14 に示されるよう

に、弁作用金属 10 を挟み込む形で誘電体皮膜 20 が形成され、さらに、この誘電体皮膜 20 を挟み込む形で導電性物質層 30 が形成されている。このような順で弁作用金属 10 と、誘電体皮膜 20 と、導電性物質層 30 とが積層された積層体の片面に金属板 40 が貼り合わされている。また、弁作用金属 10 の表裏両面の両端部には絶縁物質 60 が配置され、誘電体皮膜 20 と導電性物質層 30 の両端部を取り囲んでいる。また、弁作用金属 10 の絶縁物質を設けた端部よりも更に端部側には、第 1 の電極引き出し端子 11、12 が設けられ、金属板 40 の弁作用金属 10、誘電体皮膜 20、導電性物質 30 を設けた面とは反対側の面には第 2 の電極引き出し端子 41、42 が設けられている。

このように金属板 40 上に弁作用金属 10 と誘電体皮膜 20 と導電性物質 30 とが積層された本実施形態のストリップ線路型素子は、この素子の両端部近傍で、主面から同一方向に、屈曲または湾曲した形状となっている。このように、部材が面内で同一方向に、屈曲や湾曲していると、ディッピングにより簡便に製造でき、また、ストリップ線路型素子の長手方向の長さを短くすることができるので実装時に他の部品を避けることが可能となる。なお、本実施形態では、ストリップ線路型素子を搭載する積載基板面に対して垂直な面内でストリップ線路型素子を屈曲または湾曲させているが、この積載基板面に平行する面に対して上下方向に屈曲または湾曲させた形状としてもよい。

ここで、図 15 を参照して、上述した第 1 ～ 第 13 の実施形態のストリップ線路型素子を積層印刷配線基板に搭載した回路構成について説明する。

図 15 に示す回路基板は、積層印刷基板 303 と、この積層印刷基板 303 の表面上に搭載されたストリップ線路型素子と、図示しないストリップ線路型素子の陽電極引き出し端子 11、12 にそれぞれ接続する電源配線 301a、301b と、図示しないストリップ線路型素子の陰電極引き出し端子 41、42 にそれぞれ接続する接地配線 302a、302b とを備えており、電源配線 301a、301b と、接地配線 302a、302b は、それぞれ積層印刷基板 303 上に銅など電気伝導率が高い材料を用いて形成される。

積層印刷基板 303 上には、図示しない多数の回路部品が搭載されており、これらの回路部品から発生する高周波雑音が電源配線 301a、301b、接地配線 302a、302b に重畳してこれらの配線を伝搬し回路素子を誤動作させるという問題があったが、この雑音をストリップ線路型素子内部でろ波することにより、図 15 に示す回路基板は高周波雑音に対して誤動作が生じにくく、高周波における回路動作が安定しているという特徴を有している。

また、回路基板に、多数の回路部品を搭載した場合に回路部品同士が接近して配置されるので、雑音源とこの雑音源の影響を受ける回路部品とが接近することになる。この場合においても、電源配線及び接地配線に挿入されたストリップ線路型素子が効率的に電源配線及び接地配線に重畳された雑音をろ過するので、本発明のストリップ線路型素子を用いた回路基板は、高周波で動作する回路基板を高密度に実装することができる。

また、ストリップ線路型素子を搭載した積層印刷配線基板は、図 16 に示されるようにバスバーを用いて各回路素子に電源を供給する構成であってもよい。搭載する LSI の直下に多数の信号ピンが配置されていたり、基板中央の領域にピンがない場合に、受けのパッドを設けてバスバーを基板に接続する。図 16 に示された実施形態では、例えば、3.3V、2.5V、1.8V といったように供給する電圧に応じた回路素子を基板上に搭載し、バスバーによりこの基板に電源を供給する。なお、バスバーを用いた印刷配線基板の構造は、図 17 に示されるように印刷配線基板が積層された構成であってもよいし、一つの基板上に異なる電源を供給する回路素子群を搭載して、対応する電源を供給するバスバーをそれぞれに設けるものであってもよい。

層構成のバスバーは絶縁物を介して装置に固定されフレームグランド接続ケーブルによって、バスバーのフレームグランド層と筐体フレームグランドを繋げている。図 18 に、このバスバーの一例を斜視図にて示す。図 18 において、700 はバスバー、701 はバスバー固定用ビニールバンド、702 はバスバーサポート（支持部）、703 は装置筐体グランドフレーム、704 はフレームグランド接続ケーブルである。すなわち、バスバー 700 を絶縁物であるバスバー固定ビニールバンド 701 でバスバーサポート 702 に固定し、フレームグランド接

続ケーブル704によってバスバー700のフレームグランド層と筐体フレームグランド703とを接続している。

なお、上記において、電源配線と対をなす配線は接地配線として説明したが、負電源配線であってもよい。さらに、上記において、積層印刷基板303の表面にストリップ線路型素子が実装される場合について説明したが、積層印刷基板303を構成する多層基板のうちで、内部の基板表面に本発明のストリップ線路型素子を実装しても同様の効果が得られる。

ここで、ストリップ線路型素子を積層印刷配線基板303上に実装するための構造について、さらに説明を行う。本実施形態は、図19に示されるようにストリップ線路型素子1を金属板40上に搭載し、弁作用金属10と積層印刷配線基板303上の配線とを接続する第1の電極引き出し端子としてのリードフレーム500と、金属板40に設けられた第2の電極引き出し端子520と、によってストリップ線路型素子と積層印刷配線基板303との電氣的接続を取っている。

以下に、第1及び第2の電極引き出し端子の形状、及びこれらの取り付け位置について詳述する。

まず、電極引き出し端子の第1の形態は、弁作用金属10と積層印刷配線基板303との電氣的接続を取るリードフレーム500が、図19に示されるように弁作用金属10との接続を取る接続部501と、リードフレームの脚の部分となる第1の胴体部502と、積層印刷配線基板上の配線との接続を取る第1の脚部503とを有して構成される。接続部501と第1の脚部503とは第1の胴体部502の長手方向の両端部に、第1の胴体部502に対して互いが反対側の面となるように、第1の胴体部502に対して略垂直に取り付けられている。また、金属板40には、ストリップ線路型素子を載せる本体部510に接続された第2の胴体部521と、積層印刷配線基板上の配線との接続を取る第2の脚部522からなる第2の電極引き出し端子520が設けられている。金属板40の本体部510に接続される一対の第2の胴体部521は、金属板40の長手方向の両端部であって、ストリップ線路型素子を載せる本体部510の上面の同一長辺側に設けられている。また、第2の胴体部521は、金属板40に対して垂直に接続されているのではなく、金属板40との接続部から離れるに従って金属板40

の垂直方向から長手方向に離れるように取り付けられている。すなわち、図19に示されるように金属板40を、金属板の短手方向（図19に示された①の方向）から見た場合に、図20に示されるように一对の第2の胴体部521によって「八」の字となるように取り付けられている。また、第2の脚部522は、金属板40に平行となるように第2の胴体部522に取り付けられている。

このような構成を有する金属板40上にストリップ線路型素子を載せて貼り合わせ、金属板40の電極引き出し端子が設けられていない、金属板の長手方向のもう一方の端部側に、リードフレームを弁作用金属10に貼り付ける。金属板上にストリップ線路型素子が搭載され、リードフレーム500と、金属板の端部に設けた第2の電極引き出し端子520によって4端子構造のストリップ線路型素子となる。このストリップ線路型素子は図21に示されるように樹脂でモールドされ印刷配線基板上に配置される。なお、図21に示された斜線部がモールド成型された部分を示し、印刷配線基板と接続する脚部の接続部が全てモールドパッケージの底面から出ている。また、脚部の終端部分である接続部の面積を広く取る、すなわち、電極引き出し端子の印刷配線基板に接する面積を、電極引き出し端子の印刷配線基板に接しない断面積よりも広くすることにより、印刷配線基板と電極引き出し端子との接触面積が広くなり、電氣的接触を良好に保つことができる。また、ハンダリフローなどの工程を経た後の電氣的接続性（オーミック性）が良好となる。また、電極引き出し端子を設けたストリップ線路型素子を印刷配線基板に対して上から押し当てた際に、斜め方向に設けた脚部によって応力が緩和される。なお、図20（A）には、図19に示されたストリップ線路型素子を①の方向から見た場合の側面図が示され、図20（B）には、図19に示されたストリップ線路型素子を②の方向から見た場合の側面図が示されている。なお、本第1の形態では、第1の電極引き出し端子500及び第2の電極引き出し端子520の脚部503、522が外側に広がっているが、内側（第1の接続部501と同一方向に設けられている）ものであってもよい。このように構成することで回路基板への素子の実装密度を向上させることができる。

次に、電極引き出し端子の第2の形態は、図22（A）に示されるように金属板40に取り付ける第2の電極引き出し端子520の第2の脚部522が、金属

板40の本体部510に直接接続されている。この第2の脚部522は、ストリップ線路型素子を載せる金属板40の載置面の長手方向に平行に設けられている。上述した第1の形態では、外側に向かって斜め方向に第2の電極引き出し端子520が広がっているのに対し、本形態では第2の脚部522が直接金属板40に接続されているので、外側への広がりが少なく、実装密度が高くなる。また、本形態は、印刷配線基板上の配線と接触させる脚部をできるだけ金属板40の直下とすることで、パッケージとしての実装密度を向上させることができる。また、図23(A)には、図22(B)に示された状態のストリップ線路型素子にモールドを施し、図22(B)に示された①の方向から見た場合の側面図が示され、図23(B)には、図22(B)に示された状態のストリップ線路型素子にモールドを施し、図22(B)に示された②の方向から見た場合の側面図が示されている。図23に示されるように本形態も脚の底面が、モールドの底面とほぼ同じか、少し高く(長く)になっており、高さ方向がぎりぎりの設計となっている。すなわち、薄型化を意図した構造となっている。

次に、電極引き出し端子の第3の形態について説明する。この第3の形態は、図24(A)に示されるように第1の胴体部502、及び第2の胴体部521が接続部501、金属板40のそれぞれに対し略垂直に取り付けられている。また、図19に示す第1の形態に設けられている脚部503、522を有さない構成となっている。このような形状とすることで部品の形成が容易になると共に金属板及びリードフレームの面積をより小さくすることができる。また、脚部を取り除いた構造となっているので、外側への広がりが少なく、実装密度が高くなる。また、本形態は、印刷配線基板上の配線と接触させる脚部をできるだけ金属板40の直下とすることで、パッケージとしての実装密度を向上させることができる。また、図25(A)には、図24(B)に示された状態のストリップ線路型素子にモールドを施し、図24(B)に示された①の方向から見た場合の側面図が示され、図25(B)には、図24(B)に示された状態のストリップ線路型素子にモールドを施し、図24(B)に示された②の方向から見た場合の側面図が示されている。図25に示されるように本形態も脚の底面が、モールドの底面とほぼ同じか、少し高く(長く)になっており、高さ方向がぎりぎりの設計となって

いる。すなわち、薄型化を意図した構造となっている。

次に、電極引き出し端子の第4の形態について説明する。この第4の形態は、図26(A)に示されるように金属板40に取り付ける第2の電極引き出し端子の第2の胴体部521を、脚部を金属板の長手方向の両端部で、ストリップ線路型素子を載置する載置面の短辺に対して略中央部分に設けている。このような形態とすることで、幅が小さい小型形状の4端子ストリップ線路型素子を実現できる。このように本形態は、ボード上に回路素子を実装する面積が殆どない場合であっても、SIP (Single Inline Package) の構造を採用することにより、ストリップ線路型素子を垂直に立てて実装することにより、高密度実装が可能となる。なお、図27(A)には、図26(B)に示された状態のストリップ線路型素子にモールドを施し、図26(B)に示された①の方向から見た場合の側面図が示され、図27(B)には、図26(B)に示された状態のストリップ線路型素子にモールドを施し、図26(B)に示された②の方向から見た場合の側面図が示されている。

なお、ストリップ線路素子を積層印刷配線基板に搭載するための金属板40とリードフレームは、以下に示す手順によって作成することでより製造工程を簡略化させることができる。

図28に示されるように金属板は、両端部に設けた脚部によって基材に接続されている。また、図28に示されるように基材には複数の金属板が接続されている。さらに、金属板の長手方向の両端部には、端部から一定の間隔を設けてリードフレームが配置されている。

基材に取り付けられた金属板に、図29に示されるようにストリップ線路型素子を貼り合わせ、貼り合わせたストリップ線路型素子を樹脂でモールドする。そしてモールドされたストリップ線路型素子の脚部を基材から所定の長さの所で切断することで図30に示されたストリップ線路型素子が完成する。なお、切断後に電極引き出し端子500、520の表面、または隙間に付着した樹脂バリを除去する。この手順については、半導体の組立製造プロセスを流用することができる。このように複数の金属板40とリードフレームの組が接続された基材に、ストリップ線路型素子を貼り合わせ、電極引き出し端子の脚部を切断することでス

トリップ線路型素子の製造工程を簡略化し、量産性を高めることができる。なお、図31(A)には、図30に示された状態のストリップ線路型素子を図30に示された①の方向から見た場合の側面図が示され、図31(B)には、図30に示された状態のストリップ線路型素子にモールドを施し、図30に示された②の方向から見た場合の側面図が示されている。

なお、ここでは、ストリップ線路型素子の両端に第1及び第2の電極引き出し端子がそれぞれ一つずつ設置された構成を例に説明したが、電極引き出し端子500及び520は、ストリップ線路型素子の両端にそれぞれに複数個設けられていても良い。例えば、図32に示すように、引き出し電極端子500は弁作用金属の長手方向の両端部に一つずつ設け、第2の電極引き出し端子の第2の胴体部521は、金属板40の長手方向及び短手方向の両端部（すなわち四隅）にそれぞれ設けるようにしても良い。

また、図33に示すように、金属板40の四隅に第2の電極引き出し端子の第2の胴体部521をそれぞれ設け、ストリップ線路型素子1を構成する弁作用金属の長手方向及び短手方向の両端に電極引き出し端子500をそれぞれ設けても良い。

さらに、図34や図35に示すように、電極引き出し端子を複数個設ける場合には、ストリップ線路型素子の幅方向（短手方向）に突出するように電極引き出し端子を配置しても良い。ストリップ線路型素子の幅方向に電極引き出し端子を配置することで、ボードに対する実装強度を向上させることができる。ここでは、ストリップ線路型素子の端部に電極引き出し端子が二つ配置された構造をいくつか示したが、電極引き出し端子を三つ以上配置しても良いことは言うまでもない。

また、ここではストリップ線路型素子内の線路がボードに対して平行となるように実装する例を示したが、第1及び第2の電極引き出し端子500及び520の形状を変更すれば、ストリップ線路型素子内の線路がボードに対して垂直になるように実装する（すなわち、縦実装する）場合にも適用可能である。

また、上述した説明では、第1から第13の実施形態のストリップ線路型素子を金属板40上に搭載し、印刷配線基板303上に実装する構成について

て説明したが、実装する線路型素子はこれだけに限定されるものではなく、以下に示す特徴を有する低インピーダンス線路型素子であればよい。

①デカップリング対象の周波数帯域の電磁波から見て線路と見なすことができるだけの長さを備えている（電磁波が通過する部分の実質的な長さ（＝実効線路長）が対象周波数の電磁波の波長の $1/4$ 以上であることが好ましい）。

②電磁波を発生する回路から見た線路素子の高周波に対するインピーダンスが十分に低い値を取る。

①については、一般に、伝送線路は広い周波数範囲で一定の特性インピーダンスとなると言える。ストリップ線路型素子の特性インピーダンス Z_y を式（１）に示す。抵抗値 R とコンダクタンス G が無視できる領域では、周波数によらず L と C で特性インピーダンスが定まるので、単位長さ当たりのインダクタンス L が小さく、単位長さ当たりの静電容量 C が大きい伝送線路を設計すれば、周波数依存性が小さく、広い周波数範囲に亘って特性インピーダンスが小さい素子を実現することができる。

$$Z_y = \sqrt{\frac{R + j\omega L}{G + j\omega C}} \doteq \sqrt{\frac{L}{C}} \quad \dots (1)$$

次に、②に関して考察する。線路素子のインピーダンスは、図３６に示されるように一定の特性インピーダンス Z_0 の回路で評価することができる。線路素子の特性は、図３６に示されるようにポート１からポート２への透過特性で示される。この回路を評価する反射係数 Γ と透過係数 T は、散乱行列 $[S]$ の要素 S_{11} と S_{21} であり、次式で表される。

$$[S] = \frac{1}{2\hat{Z}_y + 1} \begin{bmatrix} -1 & 2\hat{Z}_y \\ 2\hat{Z}_y & -1 \end{bmatrix} \quad \dots (2)$$

$$\text{但し、} \hat{Z}_y = \frac{Z_y}{Z_0}$$

但し、 Z_0 は線路型素子の入出力線路の特性インピーダンスを表し、 Z_y は線路型素子のインピーダンスを表すものとする。従って、 $Z_0 \gg Z_y$ で

あれば、 $\Gamma \approx -1$ 、 $T \approx 0$ となり、入力する高周波電磁波を伝送線路の入口付近で反射させることができる。

上述したように線路の特性インピーダンスは、 $(L/C)^{1/2}$ で算出されることからキャパシタンス成分及びインダクタンス成分のみで定まる値となり、周波数に対しては一定値であるため、周波数によるデカップリング特性の劣化が原理的には生じない。

デカップリング素子の透過係数 T を示す行列 $[S]$ の要素 S_{21} （上記式（4）参照）を、図37に示す。換言すると、図37は、デカップリング素子の透過率と周波数との関係を示す図である。図中破線が電源分配回路の線路にコンデンサを接続してデカップリング素子とした場合の透過係数であり、実線が電源分配回路の線路自体に配線容量を持たせてデカップリング素子として適用した場合の透過係数である。なお、縦軸は透過率（dB）を、横軸は周波数（GHz）を示す。

コンデンサを電源分配回路の線路に接続した場合の透過率と電源分配回路の線路自体に配線容量を持たせた場合の透過率とを比較すると、線路自体に配線容量を持たせた方が透過率が小さい（すなわち、カット率が高い）ため、デカップリング特性に優れている。

このように、従来はコンデンサを用いて行っていた電源分配回路のデカップリングは、線路構造とするとともに、 L （インダクタンス）、 C （キャパシタンス）、 R （レジスタンス）を適当な値として線路自体にデカップリング特性を持たせた素子を挿入することで可能となる。

なお、所望のデカップリング特性を得るためのパラメータとしては L 、 C 、 R があるが、 L や R は増加すると論理回路スイッチング時の電源電圧変動が増大するなどの問題が生じるため、 C を調整することによってデカップリング特性を調整する必要がある。

次に、上述した第1から第13の実施形態のストリップ線路型素子を半導体パッケージに搭載する際の構成を説明する。

図38に示すように、絶縁物質からなる基材405上に、ストリップ線路素子と、半導体チップ403とをそれぞれ配置する。基材405に設けられた接続ピ

ンの電源配線401a、接地配線402aと、半導体チップ側の電源配線401b、接地配線402bとの間に、上述した第1～第13の実施形態のストリップ線路型素子を配置し、ストリップ線路素子の陽電極引き出し端子11、12に半導体チップの電源配線401bと、接続ピンの電源配線401aとを接続する。また、ストリップ線路素子の陰電極引き出し端子41、42に半導体チップの接地配線402bと、接続ピンの接地配線402aとを接続する。

基材405上に搭載された半導体チップ403から発生する高周波雑音が電源配線401b、接地配線402bに重畳してこれらの配線を伝搬して回路素子を誤動作させるという問題があったが、この雑音を半導体パッケージに組み込まれたストリップ線路型素子内部でろ波することにより、図38に示す半導体装置は高周波雑音に対して誤動作が生じにくく、高周波における回路動作が安定する。なお、上記において、電源配線と対をなす配線は接地配線として説明したが、負電源配線であってもよい。

上述した実施形態は本発明の好適な実施の形態である。但し、これに限定されるものではなく、本発明の要旨を逸脱しない範囲内において種々変形実施が可能である。

産業上の利用可能性

以上説明したように本発明は、誘電体皮膜を有する弁作用金属と、弁作用金属の周囲を取り巻くようにその誘電体皮膜を介して配置された導電性物質層と、弁作用金属の異なる位置に設けられた1対の電極引き出し端と、導電性物質層の異なる位置に設けられた1対の2つの電極引き出し端子とからストリップ線路型素子を構成した。この構成を取ることで見かけ上の誘電体損失が大きくなるためストリップ線路型素子の特性インピーダンスを十分低く設計することができ、ノイズ源から発生する電磁波の電源分配回路側への侵入を防止することができる。

また、弁作用金属として、その断面寸法に対し4倍以上の細長い形状の金属を用いた場合には、より良好なノイズ低減効果を発揮させることができる。

また、弁作用金属の両端を一方向に屈曲あるいは湾曲させることにより、陽極

化成用の溶液や導電性材料の層を形成するための溶液に浸漬するだけで簡便にストリップ線路型素子を製造することを可能とし、かつ、他の部品を避けて実装することができる形状を容易に実現できる。

また、第1の電極引き出し端子が設けられた金属部材と第2の電極引き出し端子となるリードフレームとが複数基材上に一体形成された基材と、導電性物質層形成工程までの工程で得られるストリップ線路素子とを、導電性物質層と金属部材、及びリードフレームと并作用金属とが接触するように位置合わせを行なって貼り合わせ、第1の電極引き出し端子及びリードフレームを基材から所定の距離をおいて切断することでストリップ線路型素子としている。このような手順により4端子構造からなるストリップ線路型素子を容易に製造することができる。

請求の範囲

1. 表面積が拡大された弁作用を有する金属と、
前記弁作用を有する金属の表面に形成された誘電体皮膜と、
前記誘電体皮膜を挟んで前記弁作用を有する金属の周囲を取り囲むように形成された導電性物質層と、を有することを特徴とするストリップ線路型素子。
2. 前記導電性物質層と接するように配置され、入力する直流電力を送電する金属部材を有し、
前記弁作用を有する金属の両端部と、前記金属部材の両端部とにそれぞれ入出力端子を設けて、高周波電磁波を前記誘電体皮膜からなる伝送線路に入力することを特徴とする請求項1記載のストリップ線路型素子。
3. 前記弁作用を有する金属は、その断面の形状が矩形であることを特徴とする請求項1または2記載のストリップ線路型素子。
4. 前記弁作用を有する金属は、その断面の形状が円または楕円であることを特徴とする請求項1または2記載のストリップ線路型素子。
5. 前記弁作用を有する金属は、その断面の形状が輪形であることを特徴とする請求項1または2記載のストリップ線路型素子。
6. 前記弁作用を有する金属は、平板あるいは箔として形成されていることを特徴とする請求項1または2記載のストリップ線路型素子。
7. 前記弁作用を有する金属は、その両端部近傍で、主面から同一方向に、屈曲または湾曲していることを特徴とする請求項1から6の何れか1項に記載のストリップ線路型素子。
8. 前記弁作用を有する金属は、その断面の横幅寸法よりも長さ寸法が大きいことを特徴とする請求項1から7の何れか1項に記載のストリップ線路型素子。
9. 前記弁作用を有する金属には、その長さ方向の両端部に、印刷配線基板のスルーホールと接続するための1対の第1の電極引き出し端子が設けられ、前記金属部材の異なる位置に、印刷配線基板のスルーホールと接続するための1対の第2の電極引き出し端子が設けられていることを特徴とする請求項1から8

の何れか 1 項に記載のストリップ線路型素子。

10. 前記電極引き出し端子の前記印刷配線基板に接する面積が、前記電極引き出し端子の前記印刷配線基板に接しない断面の面積よりも広いことを特徴とする請求項9記載のストリップ線路型素子。

11. 前記金属部材上に載置された前記ストリップ線路型素子の前記弁作用を有する金属の端部と接続し、前記印刷配線基板との電氣的接続を取る第1の電極引き出し端子を有し、

前記金属部材には、印刷配線基板との接続を取る第2の電極引き出し端子が一体形成され、

前記金属部材に一体形成された前記第2の電極引き出し端子と、前記弁作用を有する金属の両端部に接続された前記第1の電極引き出し端子とで、ストリップ線路型素子の4端子を形成したことを特徴とする請求項2記載のストリップ線路型素子。

12. 前記第1の電極引き出し端子は、

前記金属部材上に載せられた前記ストリップ線路型素子の前記弁作用を有する金属との接続を取る接続部材と、

前記印刷配線基板上の配線との接続を取る第1の脚部材と、

前記接続部材と前記脚部材とをつなぐ第1の胴体部材と、を有し、

前記第1の胴体部材に接続される前記接続部材と前記第1の脚部材とは、前記第1の胴体部材の長手方向の両端部であって、前記第1の胴体部材に対して略垂直に接続された形状を備え、

前記金属部材に一体形成された前記第2の電極引き出し端子は、

前記金属部材に直接接続される第2の胴体部材と、

前記印刷配線基板上の配線との接続を取る第2の脚部材と、を有し、

前記第2の胴体部材は、

前記ストリップ線路型素子を載せる前記金属部材の載置面の長手方向の両端部であって、該載置面の同一長辺側の端部に接続され、

前記第2の脚部材は、前記載置面に対して略平行となるように前記胴体部材に接続されていることを特徴とする請求項11記載のストリップ線路型素子。

13. 前記第1の電極引き出し端子は、

前記金属板上に載せられた前記ストリップ線路型素子の前記弁作用を有する金属との接続を取る接続部材と、

前記印刷配線基板上の配線との接続を取る第1の脚部材と、

前記接続部材と、前記脚部材とをつなぐ第1の胴体部材と、を有し、

前記第1の胴体部材に接続される前記接続部材と前記第1の脚部材とは、前記第1の胴体部材の長手方向の両端部であって、互いが前記第1の胴体部材の反対側の面となるように、前記第1の胴体部材に対して略垂直に接続された形状を備え、

前記金属部材に一体形成された前記第2の電極引き出し端子は、

前記ストリップ線路型素子を載せる前記金属部材の載置面の長手方向の両端部であって、該載置面の同一長辺側の端部に、前記載置面に対して略平行となるように接続された第2の脚部材を有することを特徴とする請求項11記載のストリップ線路型素子。

14. 前記第1の電極引き出し端子は、

前記金属板上に載せられた前記ストリップ線路型素子の前記弁作用を有する金属との接続を取る接続部材と、

前記印刷配線基板上の配線との接続を取る第1の胴体部材と、を有し、

前記接続部材は、前記第1の胴体部材の長手方向の端部に、該第1の胴体部材に対して略垂直となるように接続され、

前記金属部材に一体形成された前記第2の電極引き出し端子は、

前記ストリップ線路型素子を載せる前記金属部材の載置面の長手方向の両端部であって、該載置面の同一長辺側の端部に、前記載置面に対して略垂直となるように接続された第2の胴体部材を有することを特徴とする請求項11記載のストリップ線路型素子。

15. 前記第1の電極引き出し端子は、

前記金属板上に載せられた前記ストリップ線路型素子の前記弁作用を有する金属との接続を取る接続部材と、

前記印刷配線基板上の配線との接続を取る第1の胴体部材と、を有し、

前記接続部材は、前記胴体部材の長手方向の端部に、該第 1 の胴体部材に対して略垂直となるように接続され、

前記金属部材に一体形成された前記第 2 の電極引き出し端子は、

前記ストリップ線路型素子を載せる前記金属部材の載置面の長手方向の両端部であって、該載置面の短辺の略中央領域に、前記載置面に対して略垂直となるように接続された第 2 の胴体部材を有し、

前記第 1 の電極引き出し端子と前記第 2 の電極引き出し端子とは、前記金属部材の載置面の長手方向に略一直線となるように配置されていることを特徴とする請求項 11 記載のストリップ線路型素子。

16. 前記印刷配線基板に接する前記第 1 の脚部材と前記第 2 の脚部材の断面の面積が、前記印刷配線基板に接しない前記第 1 の胴体部材と前記第 2 の胴体部材の断面の面積よりも広いことを特徴とする請求項 11 から 13 の何れか 1 項に記載のストリップ線路型素子。

17. 前記導電性物質層が、導電性高分子の層を含むことを特徴とする請求項 1 から 16 の何れか 1 項に記載のストリップ線路型素子。

18. 前記導電性高分子は、ポリピロール、ポリチオフェン及びポリアニリンからなる群から選ばれた 1 以上の化合物、あるいは前記化合物の誘導体であることを特徴とする請求項 17 記載のストリップ線路型素子。

19. 前記導電性物質層は、前記誘電体皮膜側に設けられた前記導電性高分子の層と、前記導電性高分子の層上に形成された導電性ペースト層とを有することを特徴とする請求項 17 または 18 記載のストリップ線路型素子。

20. 前記導電性ペースト層に金属部材が固着されていることを特徴とする請求項 19 記載のストリップ線路型素子。

21. 前記弁作用を有する金属は、アルミニウム、タンタル及びニオブからなる群から選ばれた金属であることを特徴とする請求項 1 から 20 の何れか 1 項に記載のストリップ線路型素子。

22. 前記弁作用を有する金属と、前記誘電体皮膜と、前記導電性物質層とは、樹脂でモールドされていることを特徴とする請求項 1 から 21 の何れか 1 項に記載のストリップ線路型素子。

23. 導体間に誘電体皮膜を挟み込んだ積層体構造を有し、前記誘電体皮膜において誘電損失を有する低インピーダンス線路型素子と、

前記導体の何れか一方の両端部に配置され、印刷配線基板との電氣的接続を取る第1の電極引き出し端子と、

前記低インピーダンス線路型素子を載置する金属部材の両端部に配置され、前記印刷配線基板との電氣的接続を取る第2の電極引き出し端子と、を有し、

前記第1の電極引き出し端子は、

前記第1の導体との接続を取る接続部材と、

前記印刷配線基板上の配線との接続を取る第1の脚部材と、

前記接続部材と前記脚部材とをつなぐ第1の胴体部材と、を有し、

前記第1の胴体部材に接続される前記接続部材と前記第1の脚部材とは、前記第1の胴体部材の長手方向の両端部であって、前記第1の胴体部材に対して略垂直に接続された形状を備え、

前記第2の電極引き出し端子は、

前記金属部材に直接接続される第2の胴体部材と、

前記印刷配線基板上の配線との接続を取る第2の脚部材と、を有し、

前記第2の胴体部材は、

前記低インピーダンス線路型素子を載せる前記金属部材の載置面の長手方向の両端部であって、該載置面の同一長辺側の端部に接続され、

前記第2の脚部材は、前記載置面に対して略平行となるように前記胴体部材に接続されていることを特徴とする印刷配線基板積載部材。

24. 導体間に誘電体皮膜を挟み込んだ積層体構造を有し、前記誘電体皮膜において誘電損失を有する低インピーダンス線路型素子と、

前記導体の何れか一方の両端部に配置され、印刷配線基板との電氣的接続を取る第1の電極引き出し端子と、

前記低インピーダンス線路型素子を載置する金属部材の両端部に配置され、前記印刷配線基板との電氣的接続を取る第2の電極引き出し端子と、を有し、

前記第1の電極引き出し端子は、

前記第1の導体との接続を取る接続部材と、

41

前記印刷配線基板上の配線との接続を取る第 1 の脚部材と、
前記接続部材と、前記脚部材とをつなぐ第 1 の胴体部材と、を有し、
前記第 1 の胴体部材に接続される前記接続部材と前記第 1 の脚部材とは、前記第 1 の胴体部材の長手方向の両端部であって、互いが前記第 1 の胴体部材の反対側の面となるように、前記第 1 の胴体部材に対して略垂直に接続された形状を備え、

前記第 2 の電極引き出し端子は、

前記低インピーダンス線路型素子を載せる前記金属部材の載置面の長手方向の両端部であって、該載置面の同一長辺側の端部に、前記載置面に対して略平行となるように接続された第 2 の脚部材を有することを特徴とする印刷配線基板積載部材。

25. 導体間に誘電体皮膜を挟み込んだ積層体構造を有し、前記誘電体皮膜において誘電損失を有する低インピーダンス線路型素子と、

前記導体の何れか一方の両端部に配置され、印刷配線基板との電氣的接続を取る第 1 の電極引き出し端子と、

前記低インピーダンス線路型素子を載置する金属部材の両端部に配置され、前記印刷配線基板との電氣的接続を取る第 2 の電極引き出し端子と、を有し、

前記第 1 の電極引き出し端子は、

前記第 1 の導体との接続を取る接続部材と、

前記印刷配線基板上の配線との接続を取る第 1 の胴体部材と、を有し、

前記接続部材は、前記第 1 の胴体部材の長手方向の端部に、該第 1 の胴体部材に対して略垂直となるように接続され、

前記第 2 の電極引き出し端子は、

前記低インピーダンス線路型素子を載せる前記金属部材の載置面の長手方向の両端部であって、該載置面の同一長辺側の端部に、前記載置面に対して略垂直となるように接続された第 2 の胴体部材を有することを特徴とする印刷配線基板積載部材。

26. 導体間に誘電体皮膜を挟み込んだ積層体構造を有し、前記誘電体皮膜において誘電損失を有する低インピーダンス線路型素子と、

前記導体の何れか一方の両端部に配置され、印刷配線基板との電氣的接続を取る第1の電極引き出し端子と、

前記低インピーダンス線路型素子を載置する金属部材の両端部に配置され、前記印刷配線基板との電氣的接続を取る第2の電極引き出し端子と、を有し、

前記第1の電極引き出し端子は、

前記第1の導体との接続を取る接続部材と、

前記印刷配線基板上の配線との接続を取る第1の胴体部材と、を有し、

前記接続部材は、前記第1の胴体部材の長手方向の端部に、該第1の胴体部材に対して略垂直となるように接続され、

前記第2の電極引き出し端子は、

前記低インピーダンス線路型素子を載せる前記金属部材の載置面の長手方向の両端部であって、該載置面の短辺の略中央領域に、前記載置面に対して略垂直となるように接続された第2の胴体部材を有し、

前記第1の電極引き出し端子と前記第2の電極引き出し端子とは、前記金属部材の載置面の長手方向に略一直線となるように配置されていることを特徴とする印刷配線基板積載部材。

27. 前記印刷配線基板に接する前記第1の脚部材と前記第2の脚部材の断面の面積が、前記印刷配線基板に接しない前記第1の胴体部材と前記第2の胴体部材の断面の面積よりも広いことを特徴とする請求項23または24記載の印刷配線基板積載部材。

28. 前記低インピーダンス線路型素子は、樹脂によりモールドされていることを特徴とする請求項23から27の何れか1項に記載の印刷配線基板積載部材。

29. 表面積が拡大された弁作用を有する金属と、前記弁作用を有する金属の表面に形成された誘電体皮膜と、前記誘電体皮膜を挟んで前記弁作用を有する金属の周囲を取り囲むように形成された導電性物質層と、入力する直流電力を送電する金属部材とを有し、前記弁作用を有する金属の両端部と、前記金属部材の両端部とにそれぞれ入出力端子を設けたストリップ線路型素子と、

基板と、

前記基板上に形成された第1の電源配線と第2の電源配線とを備え、

前記弁作用を有する金属の両端部の設けた第1の入出力端子と、前記金属部材の両端部に設けた第2の入出力端子とをそれぞれ前記第1の電源配線と前記第2の電源配線とに接続したことを特徴とする回路基板。

30. 前記回路基板は、

同一電圧の電源供給を受ける回路素子同士をまとめて前記回路基板上に配置し、バスバーにより同一電源を供給することを特徴とする請求項29記載の回路基板。

31. 表面積が拡大された弁作用を有する金属と、前記弁作用を有する金属の表面に形成された誘電体皮膜と、前記誘電体皮膜を挟んで前記弁作用を有する金属の周囲を取り囲むように形成された導電性物質層と、入力する直流電力を送電する金属部材とを有し、前記弁作用を有する金属の両端部と、前記金属部材の両端部とに入出力端子を設けたストリップ線路型素子と、

絶縁材料からなる基材と、

前記基材上に搭載された半導体チップと、を有し、

前記基材は、該基材上に搭載する素子との接続を取る第1の接続ピンと第2の接続ピンとを有し、

前記半導体チップは、第1の電源配線と第2の電源配線とを有し、

前記弁作用を有する金属の両端部と前記金属部材の両端部とに設けた入出力端子を、それぞれ前記基材の接続ピンと前記半導体チップの前記電源配線とに接続したことを特徴とする半導体パッケージ。

32. 表面積が拡大された弁作用を有する金属を形成する弁作用金属層形成工程と、

前記弁作用を有する金属の表面に誘電体皮膜を形成する誘電体皮膜形成工程と、

前記誘電体皮膜を挟んで前記弁作用を有する金属の周囲を取り囲むように導電性物質層を形成する導電性物質層形成工程と、

第2の電極引き出し端子が設けられた金属部材と第1の電極引き出し端子となるリードフレームとが複数基材上に一体形成された基材と、前記導電性物質層形

成工程までの工程で得られるストリップ線路素子とを、前記導電性物質層と前記金属部材、及び前記リードフレームと前記弁作用を有する金属とが接触するように位置合わせを行なって貼り合わせる貼り合わせ工程と、

前記第2の電極引き出し端子及び前記リードフレームを前記基材から所定の距離において切断することでストリップ線路型素子とする切断工程と、を有することを特徴とするストリップ線路型素子の形成方法。

図 1

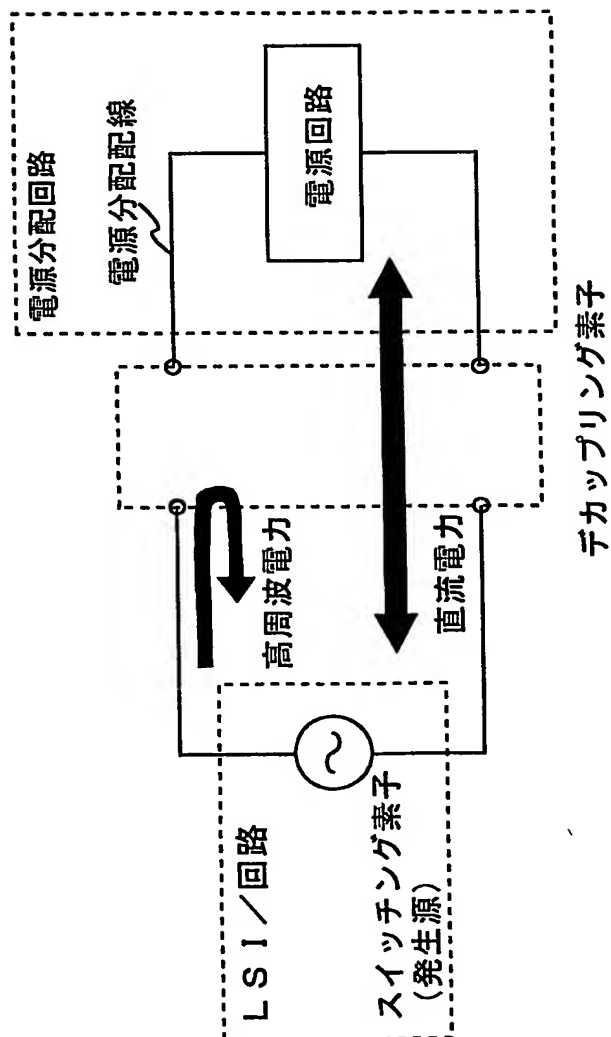


図 2

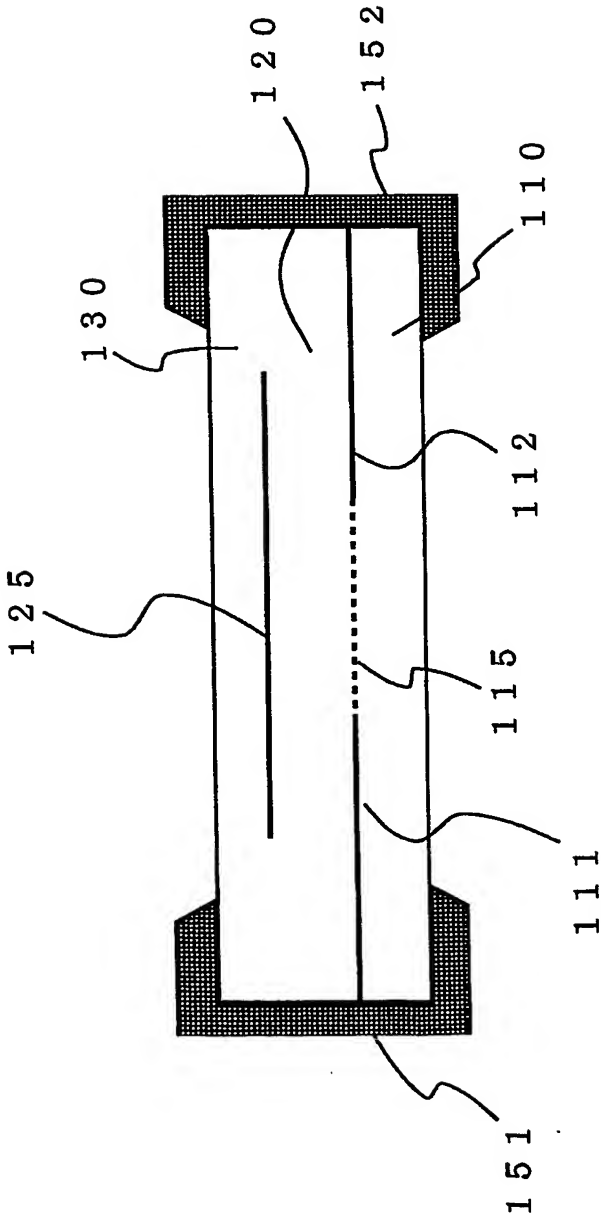


図 3

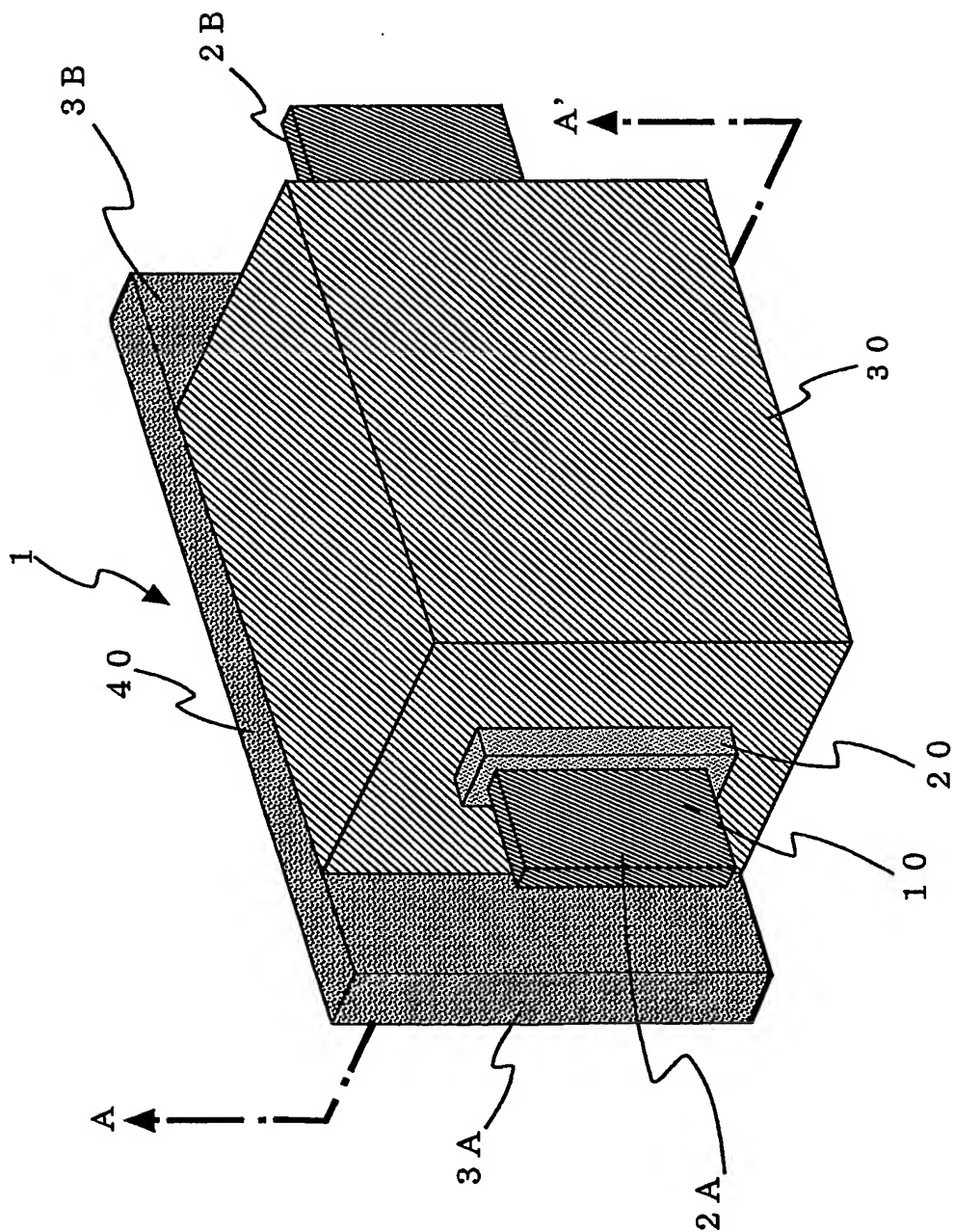


図 4

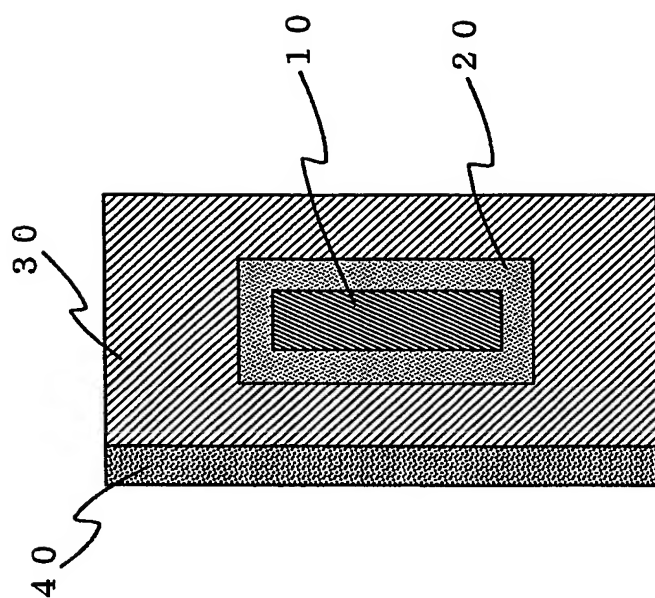


図 5

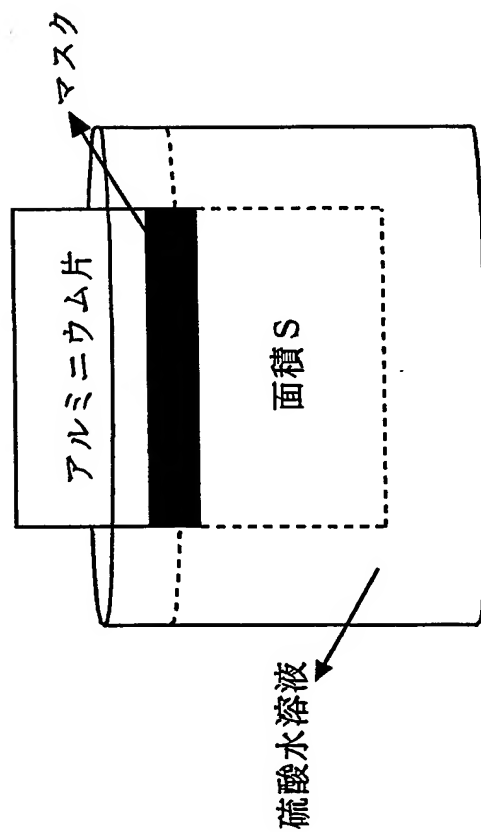


図 6

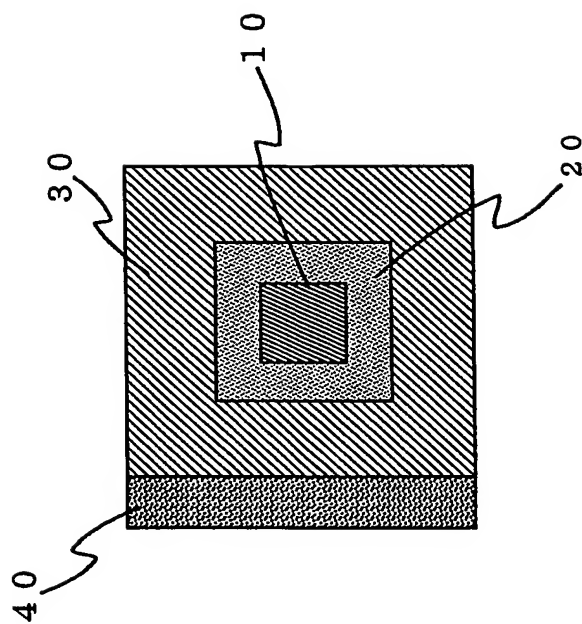


図 7

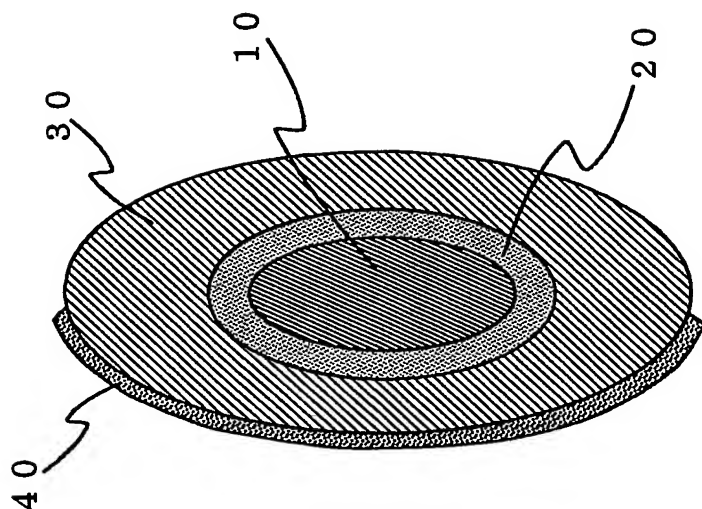


図 8

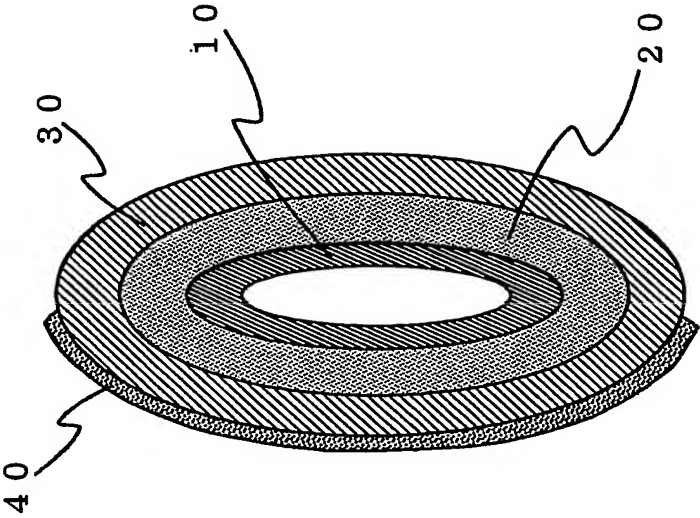


図 9

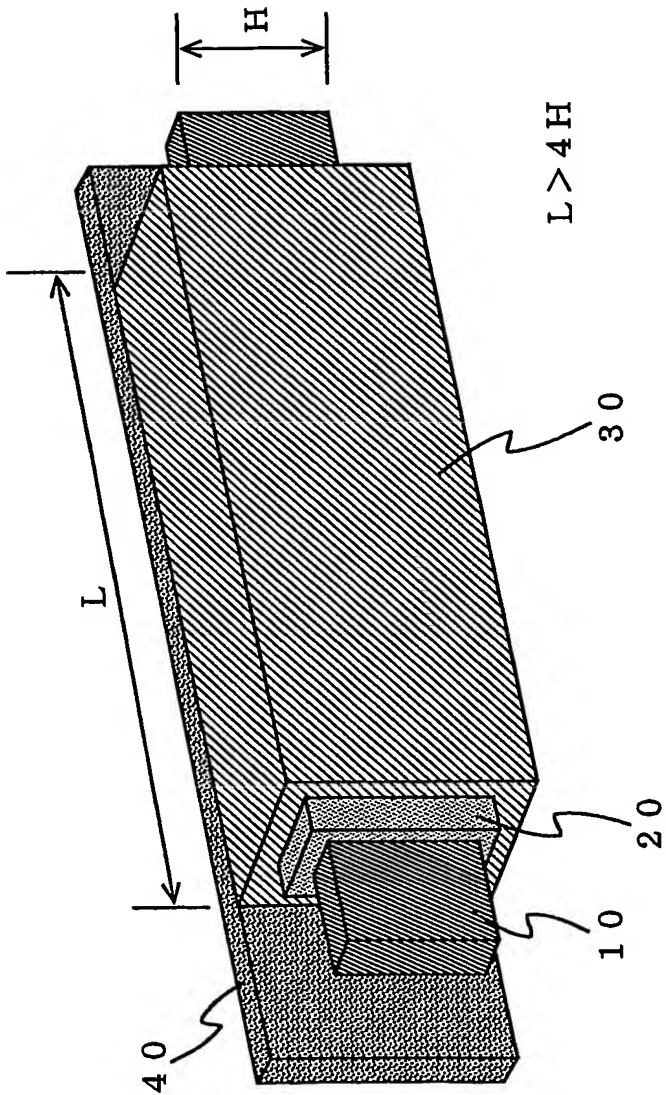


図10

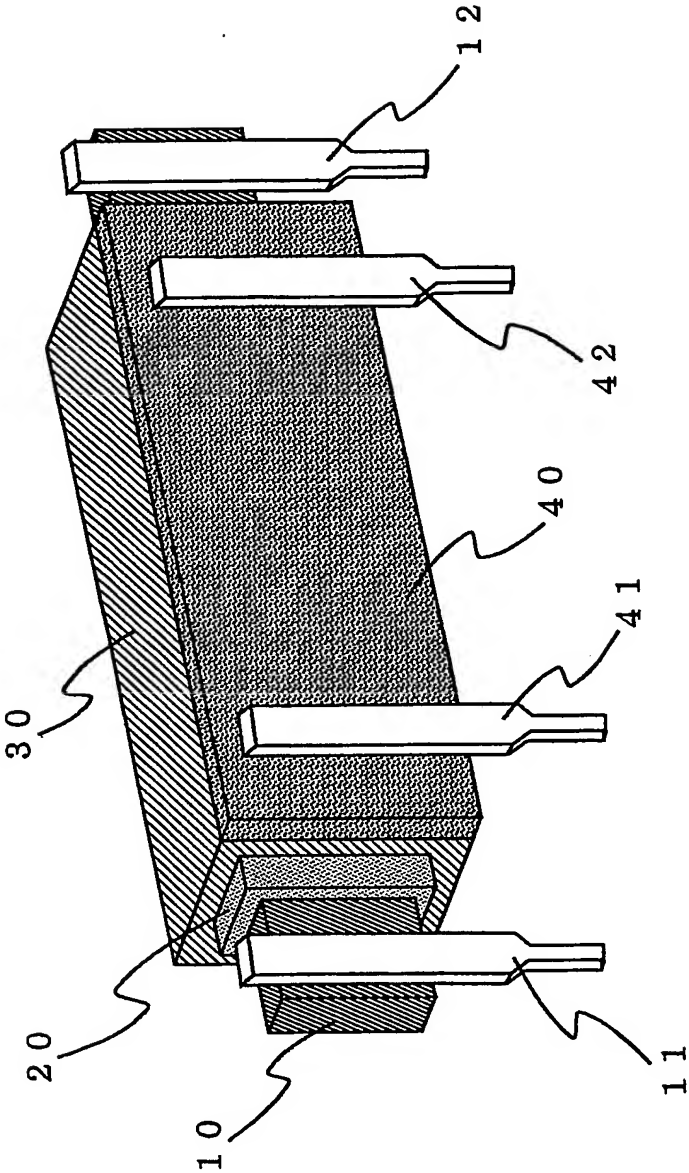


図 11

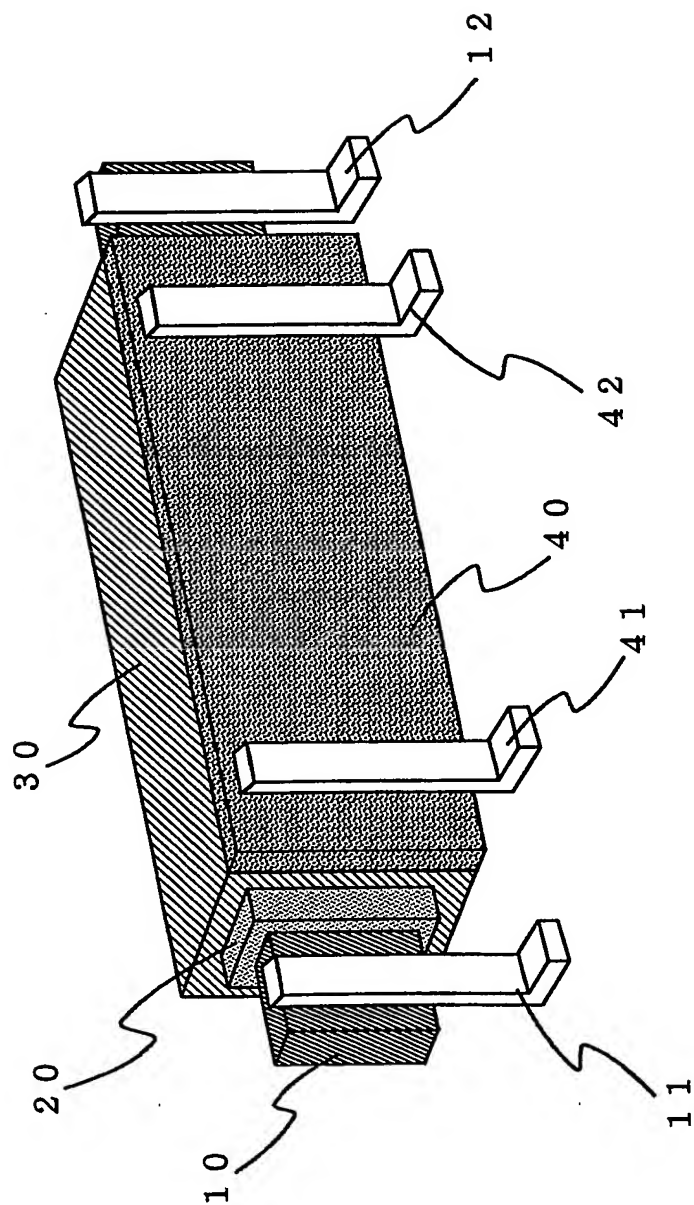


図 12

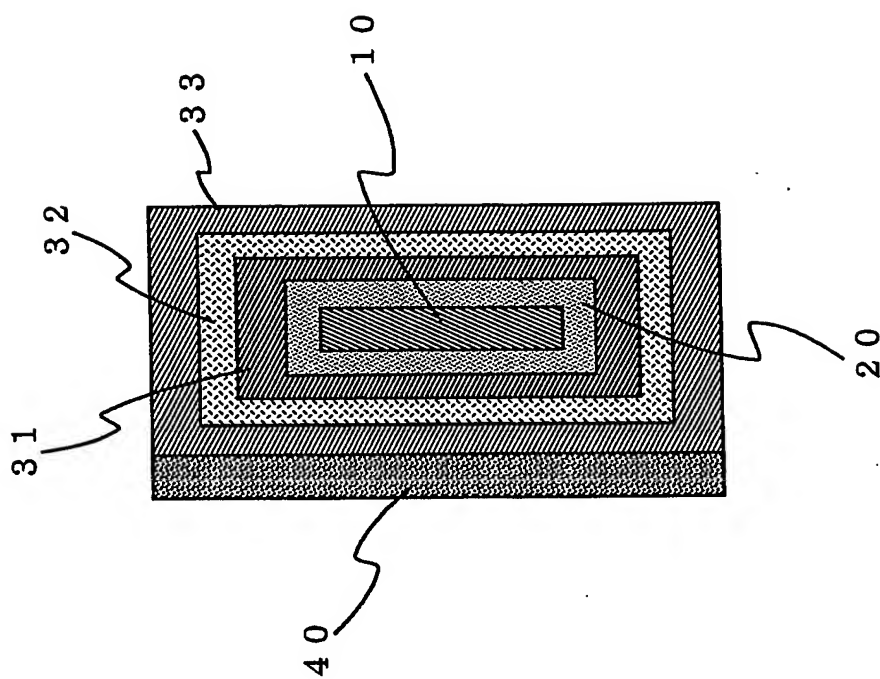


図 13

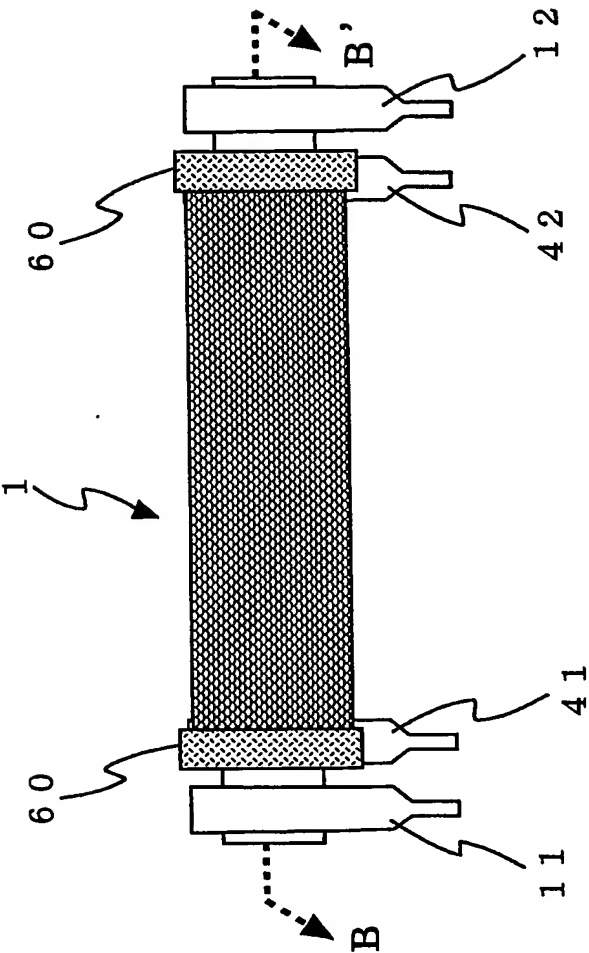


図 14

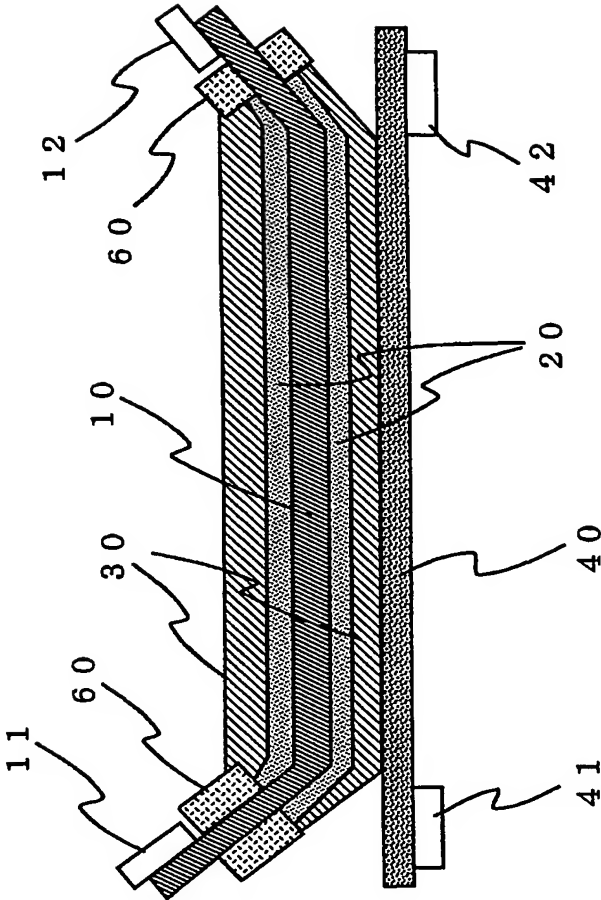


図 15

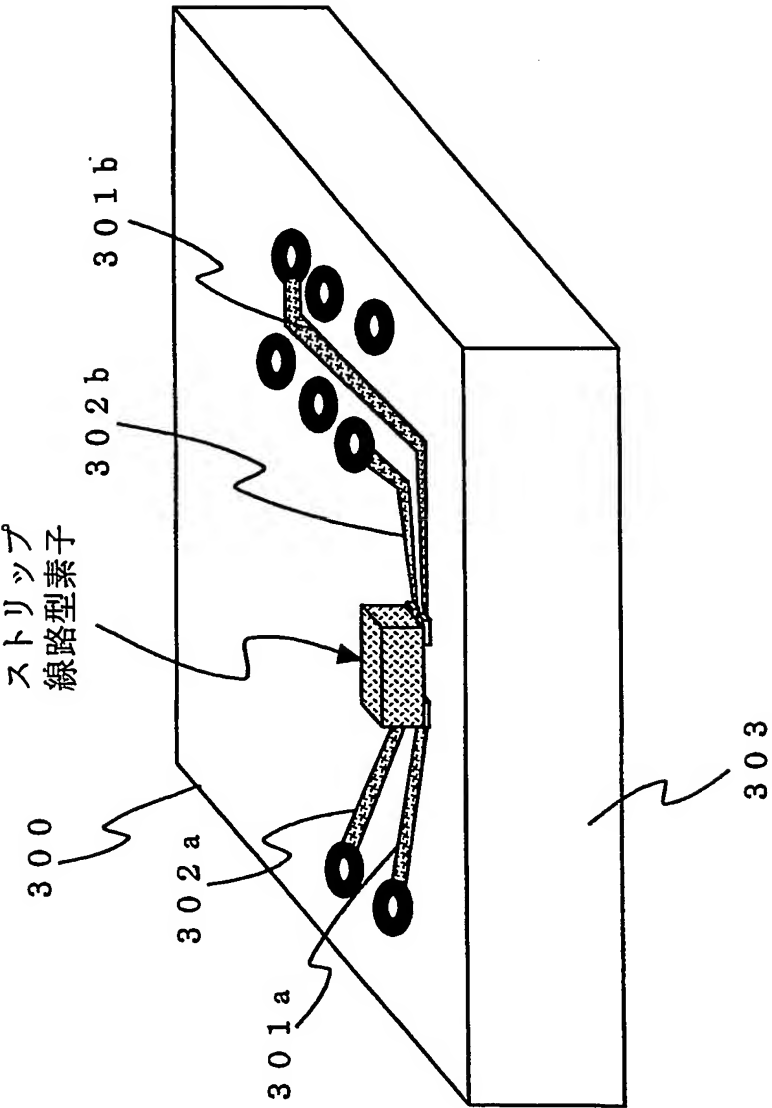


図 16

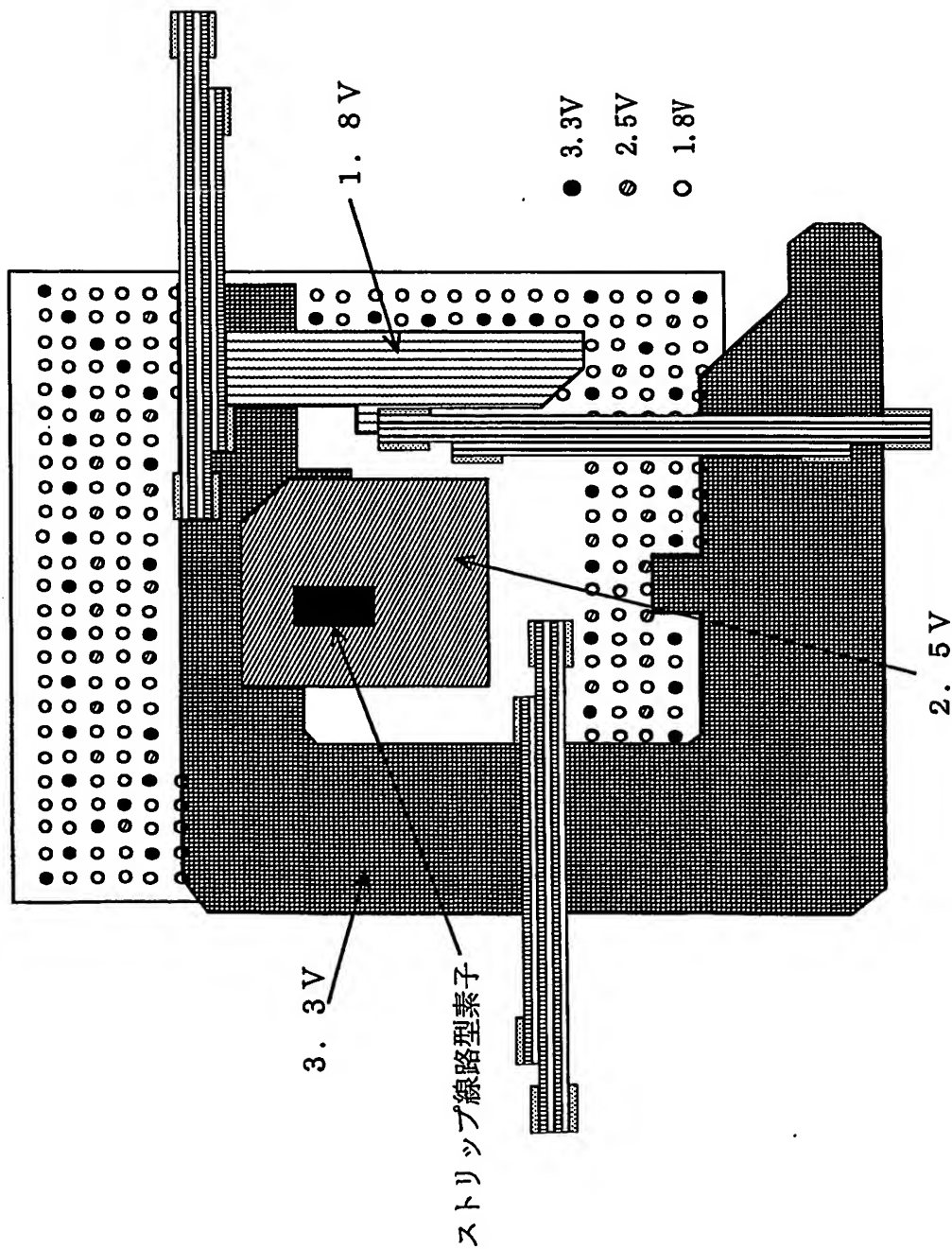


図 17

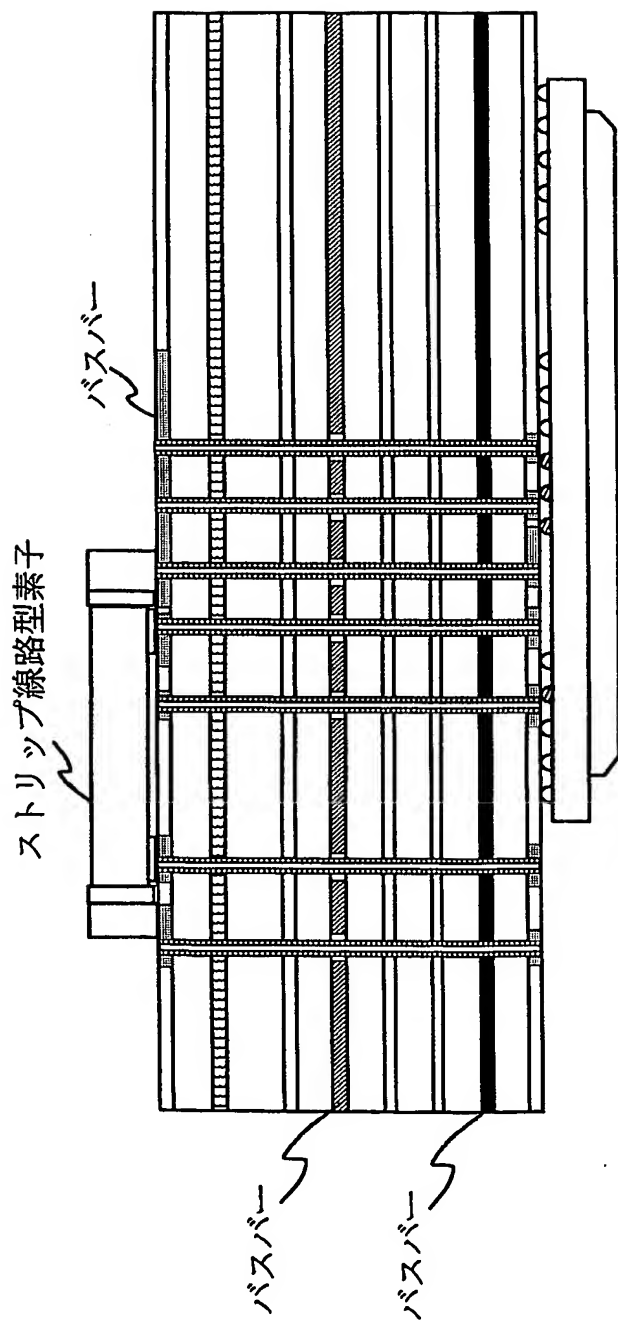
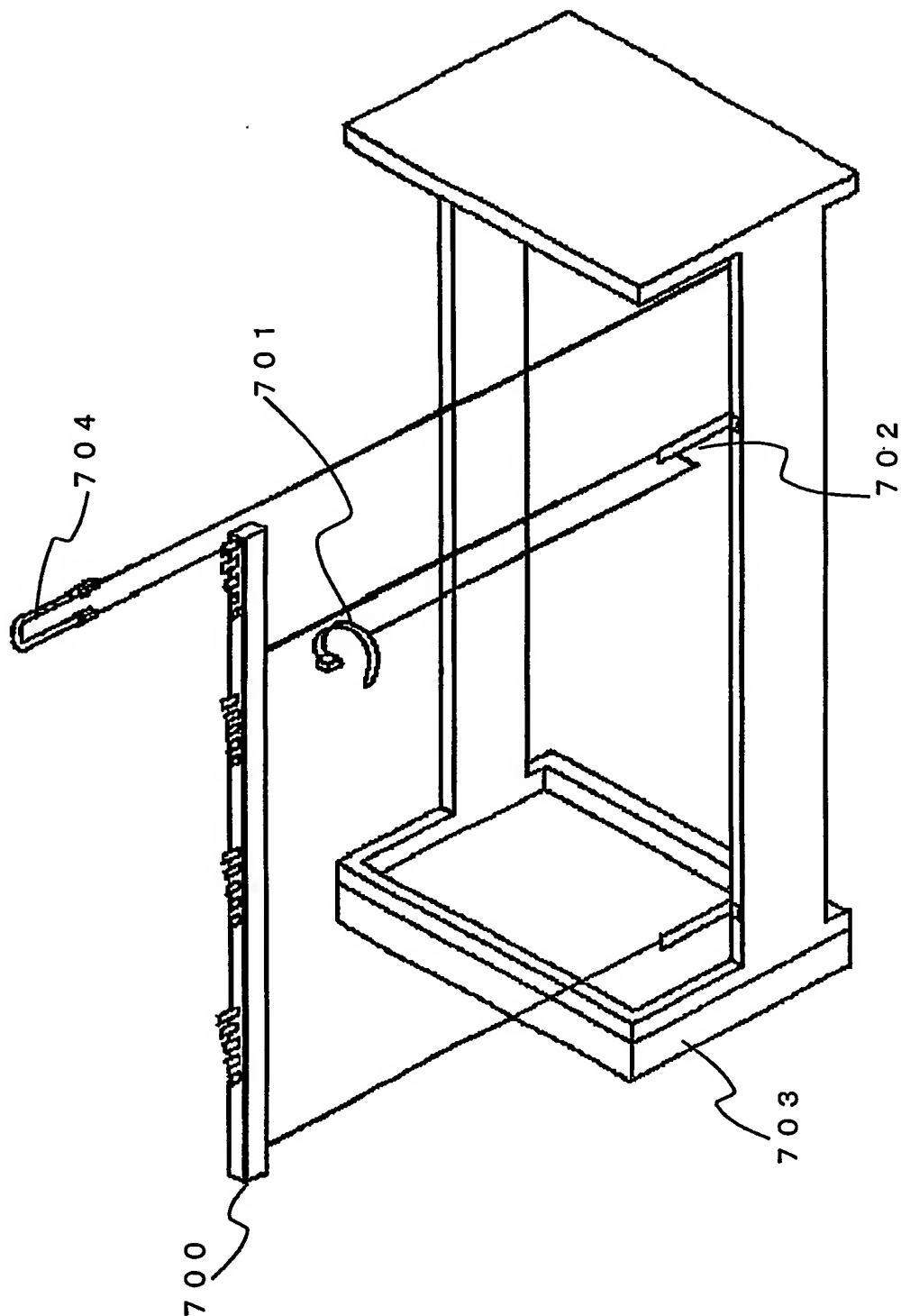


図 18



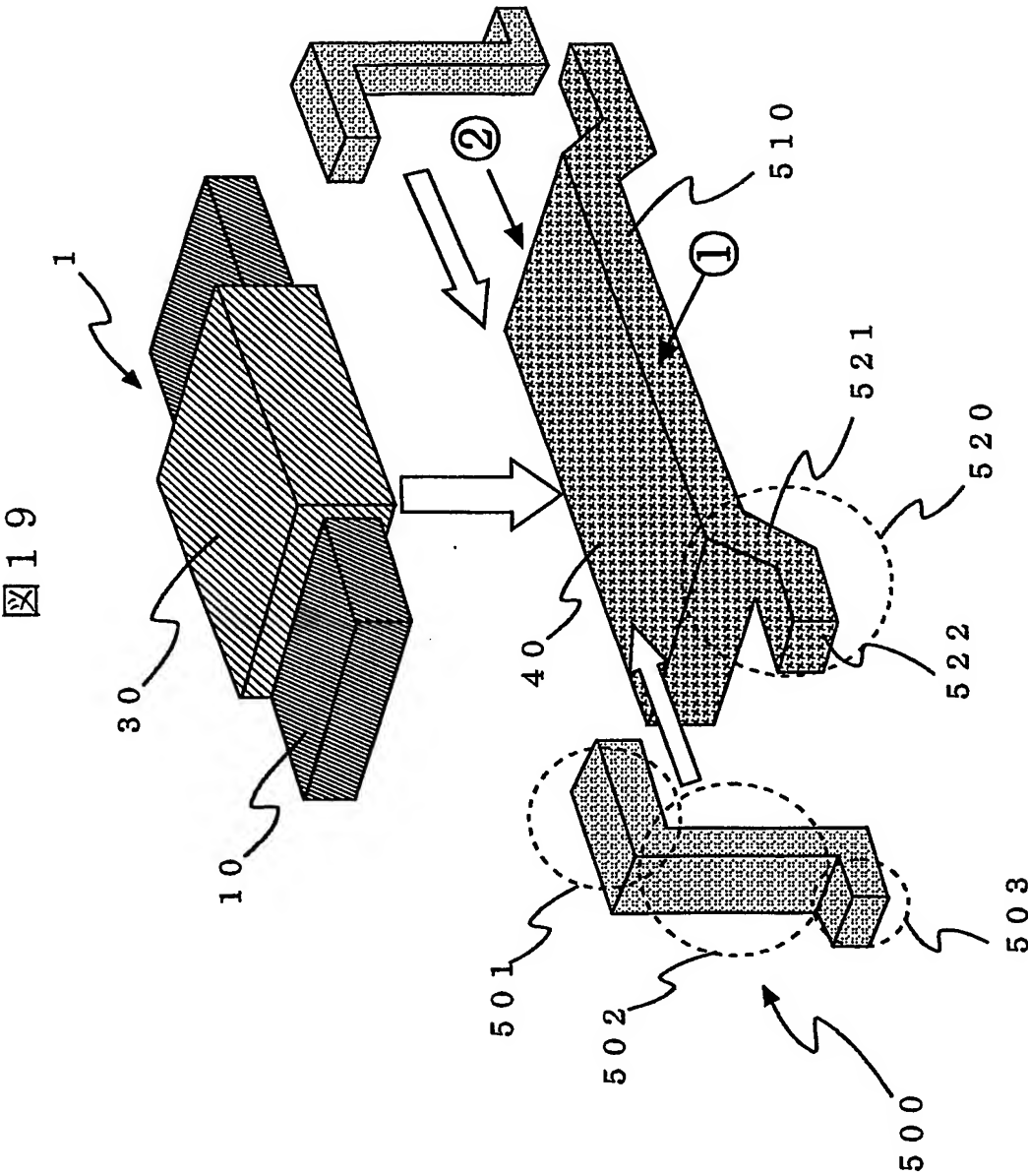
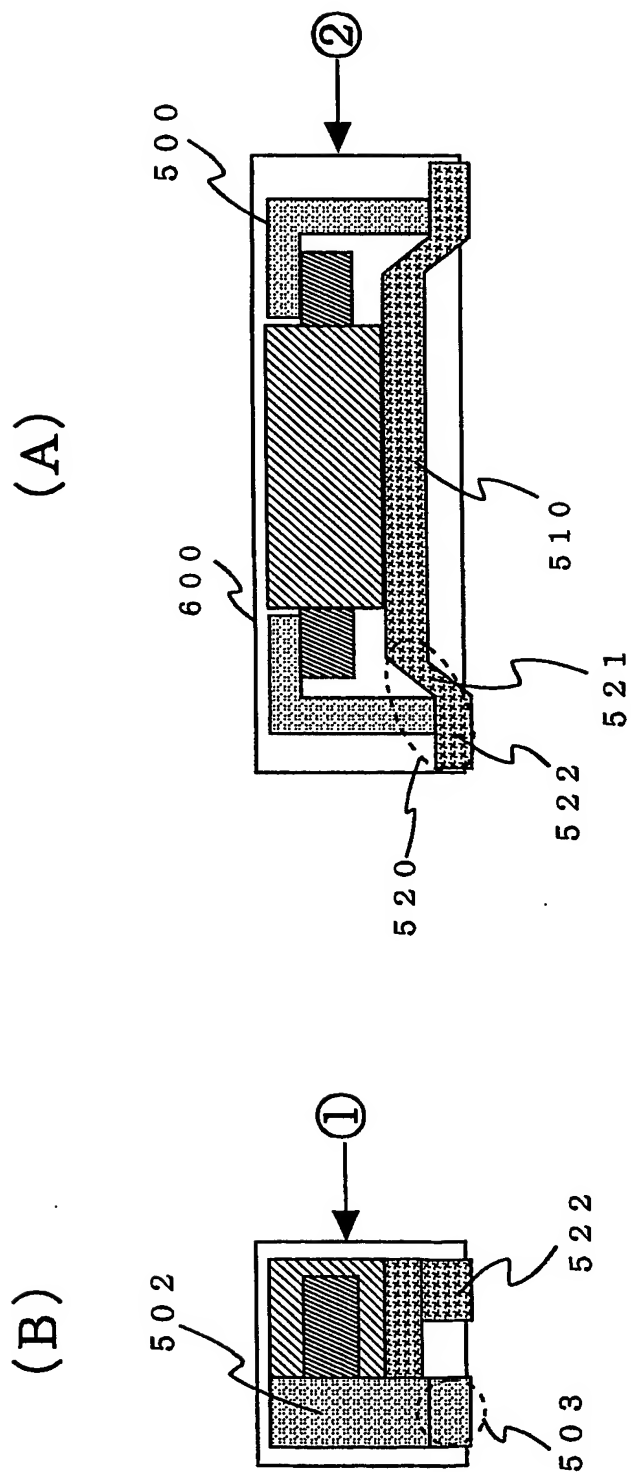


図 20



①方向から見た側面図

②方向から見た側面図

図 21

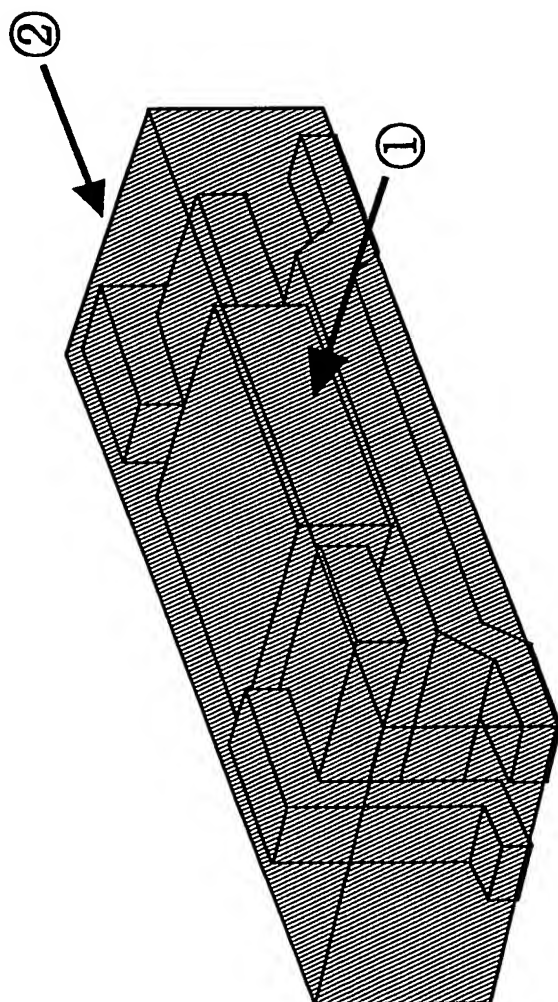
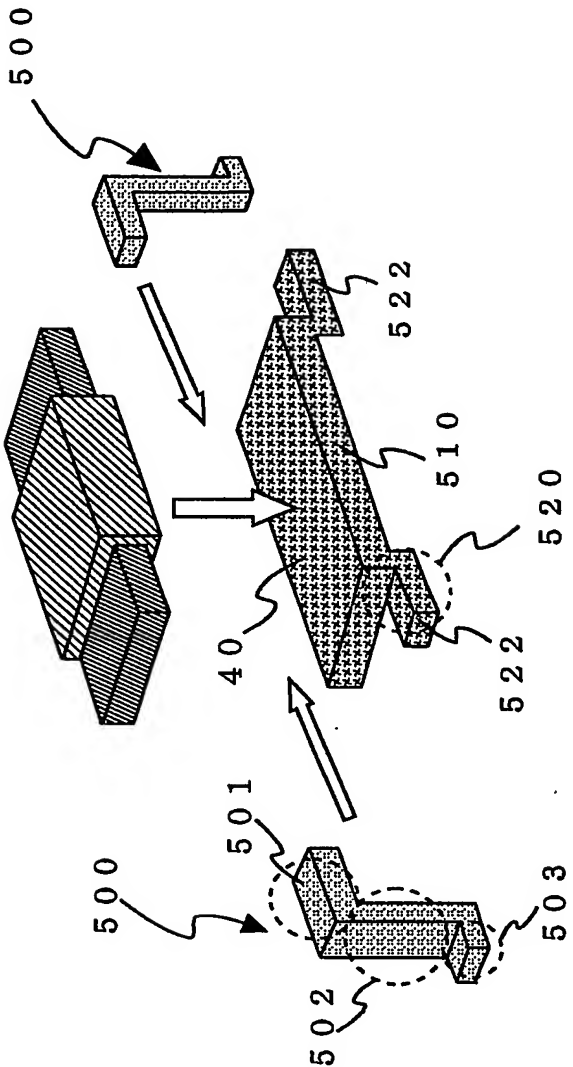
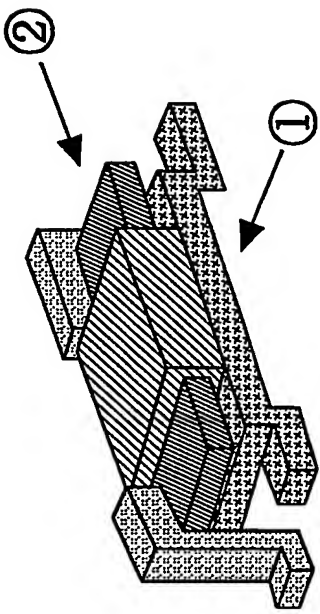


図 22



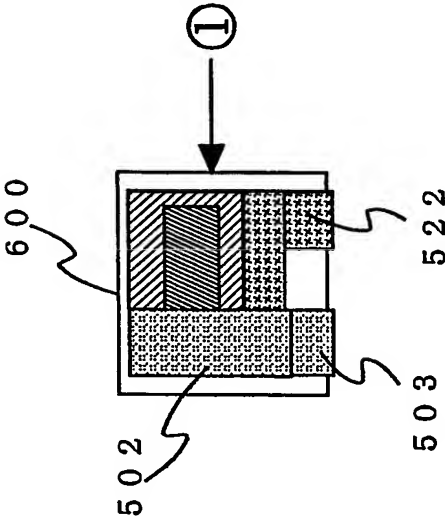
(A)



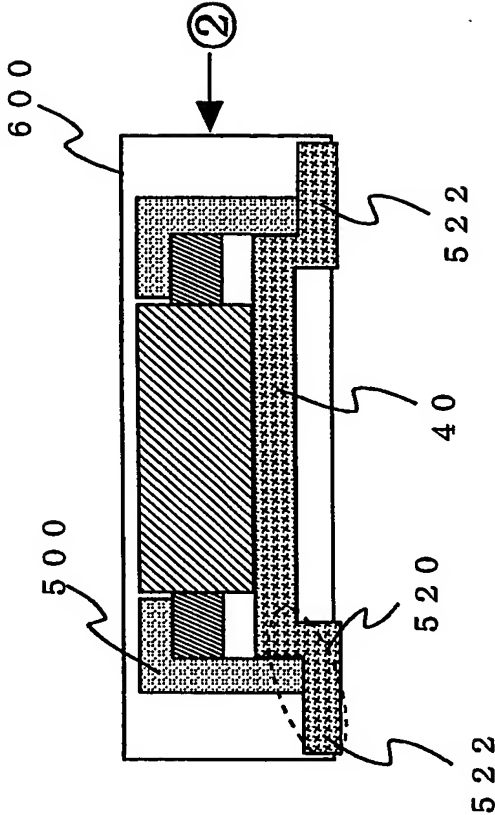
(B)

図 23

(B)



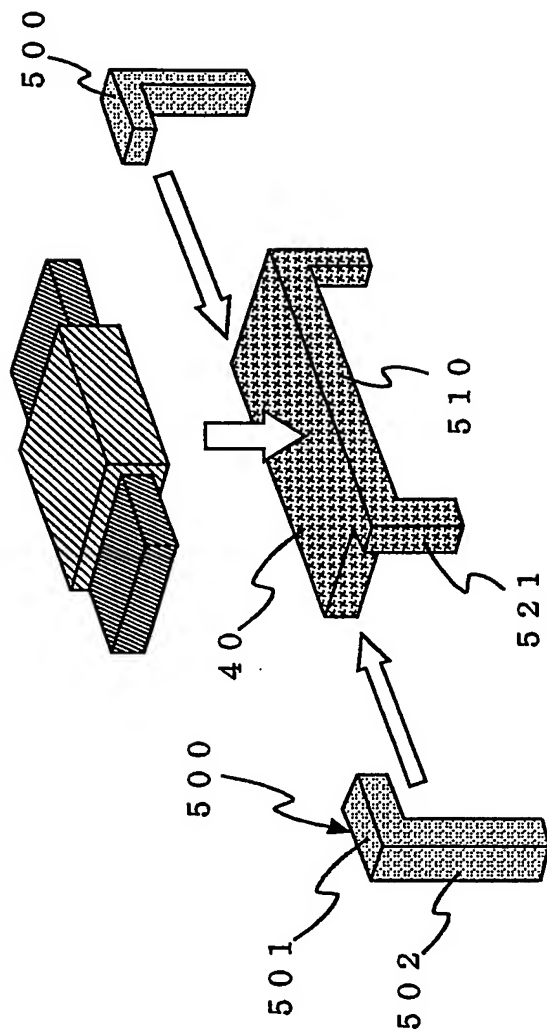
(A)



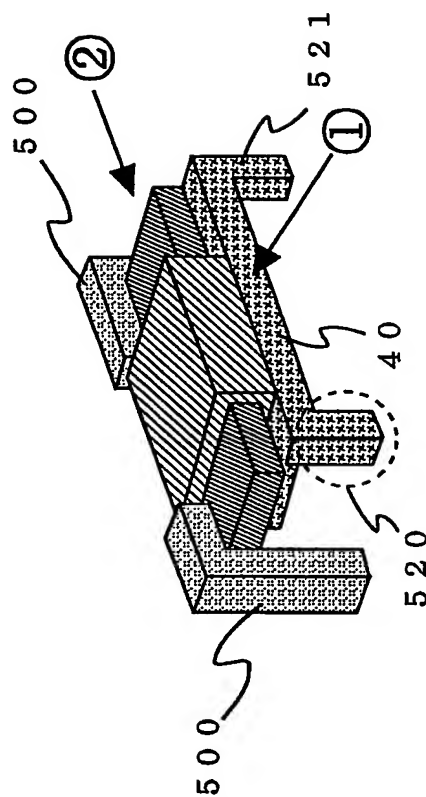
②方向から見た側面図

①方向から見た側面図

図 24

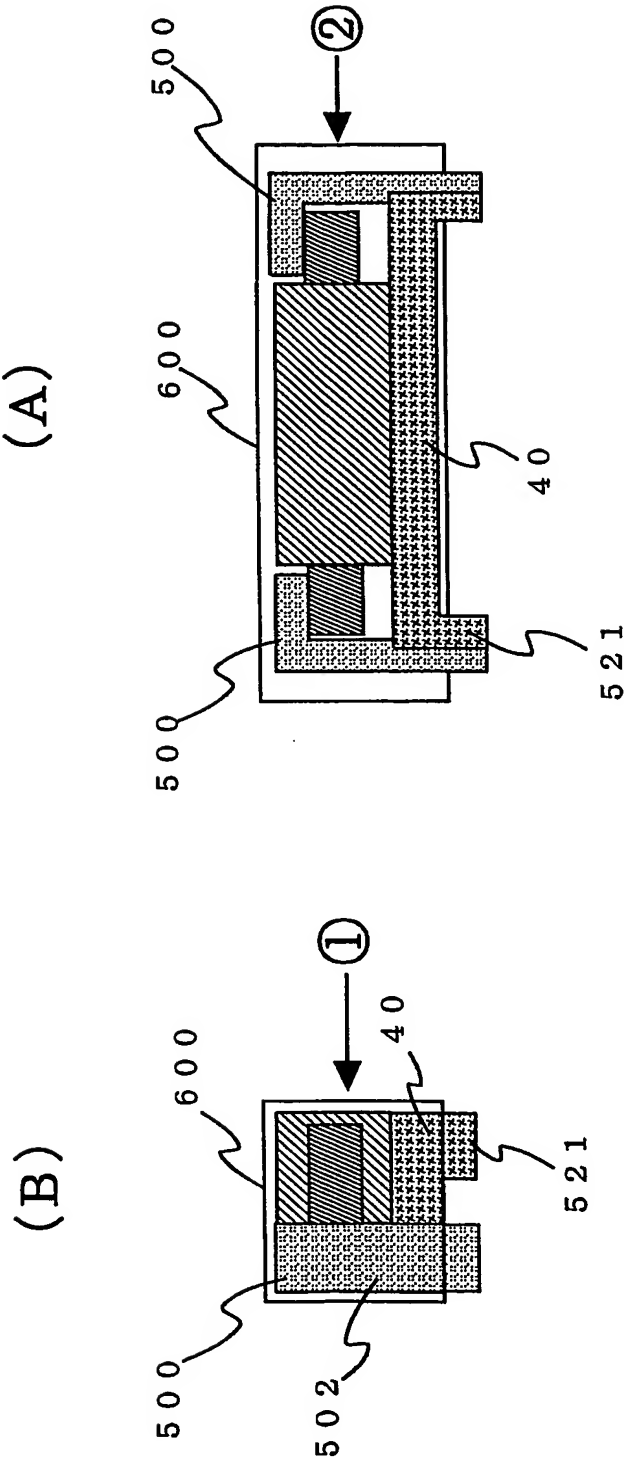


(A)



(B)

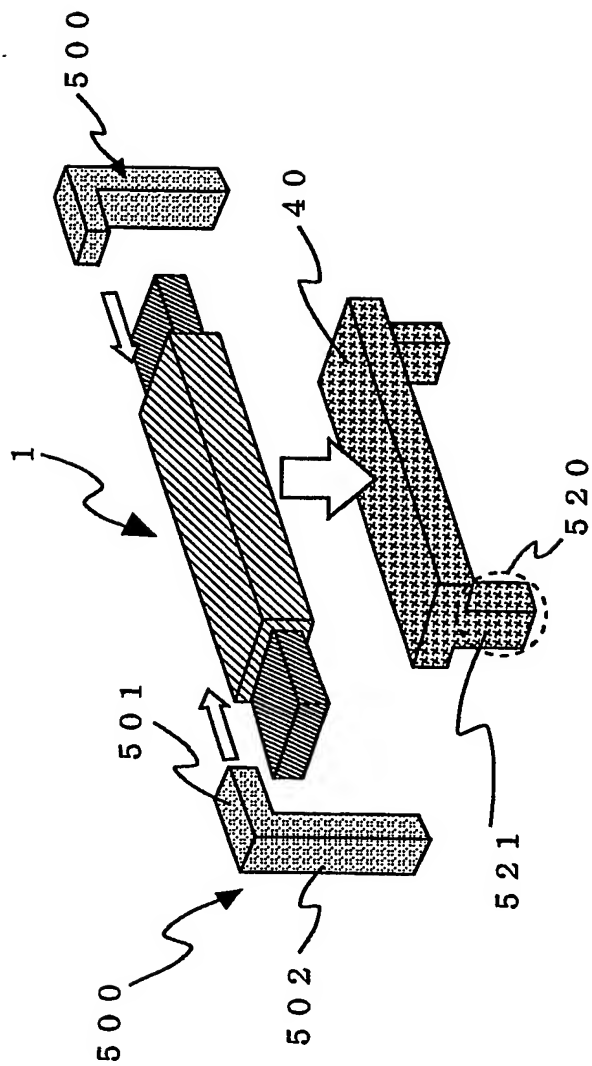
図 25



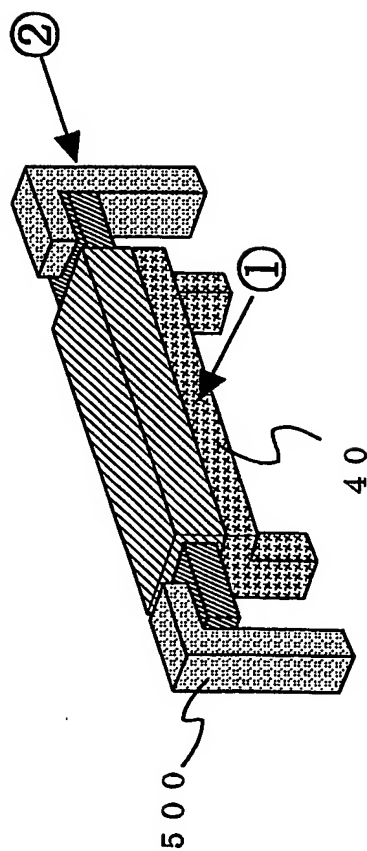
①方向から見た側面図

②方向から見た側面図

図 26

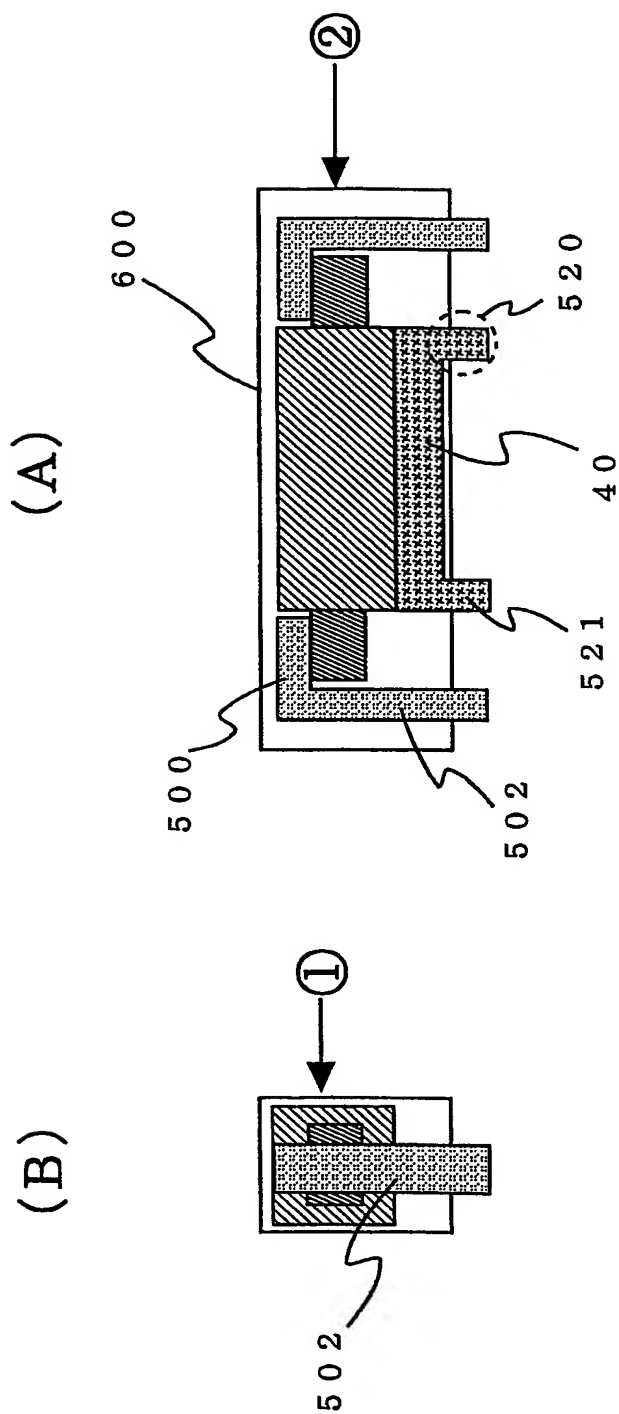


(A)



(B)

図 27

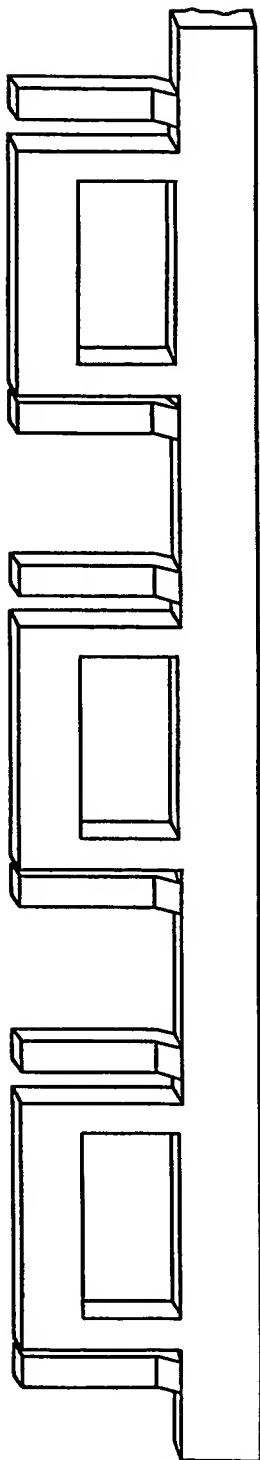


①方向から見た側面図

②方向から見た側面図

28/38

図 28



29/38

図 29

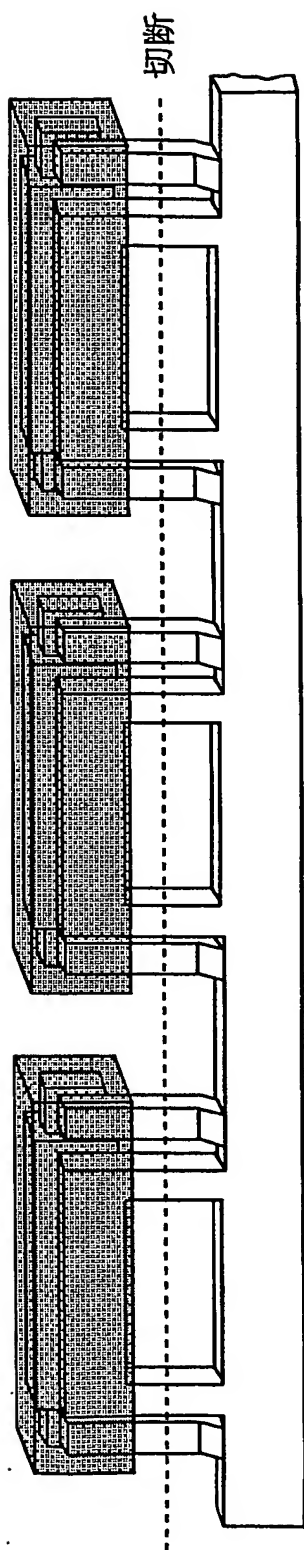


図 30

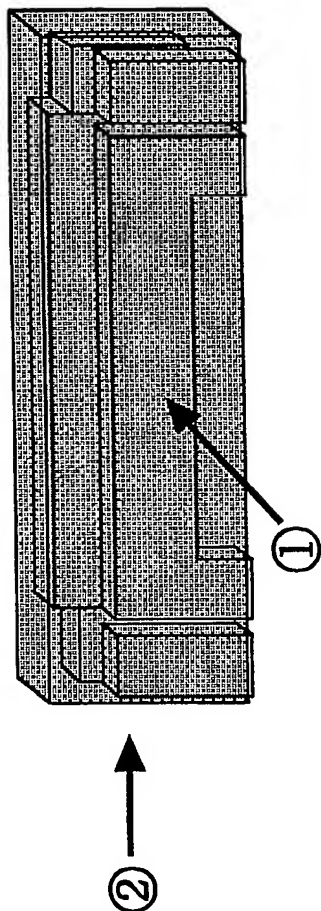
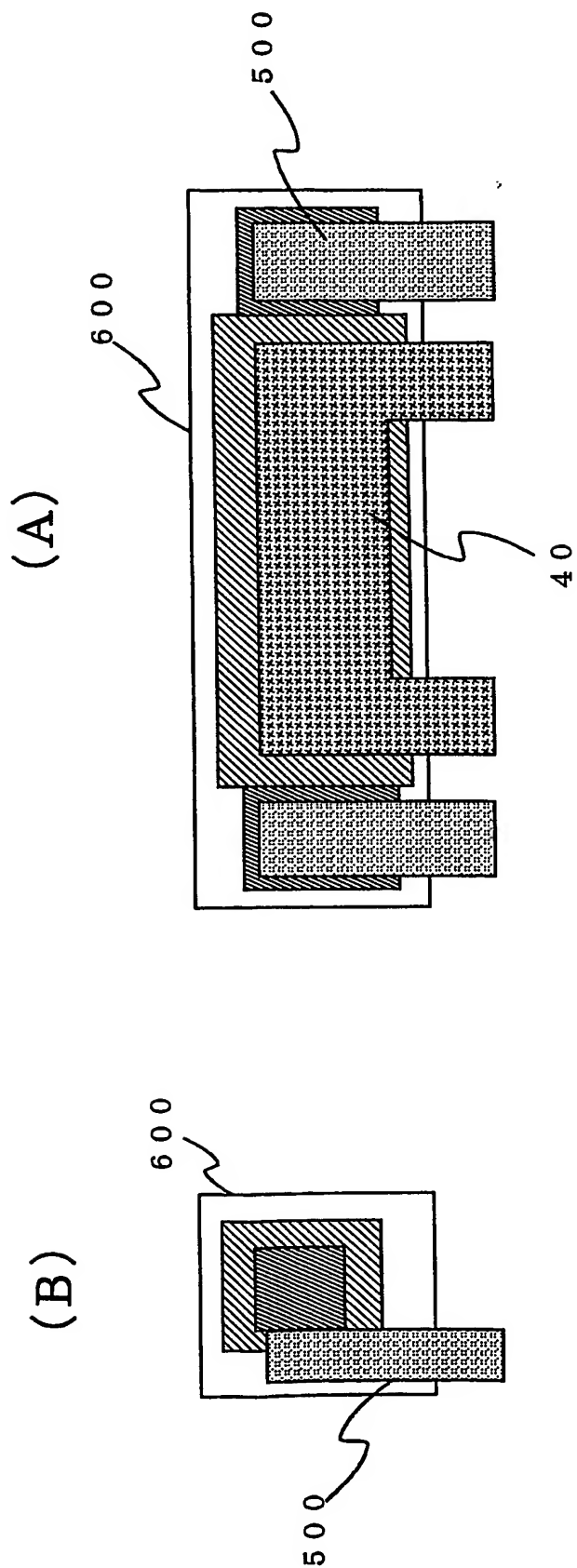


図 3 1



①方向から見た側面図

②方向から見た側面図

図 32

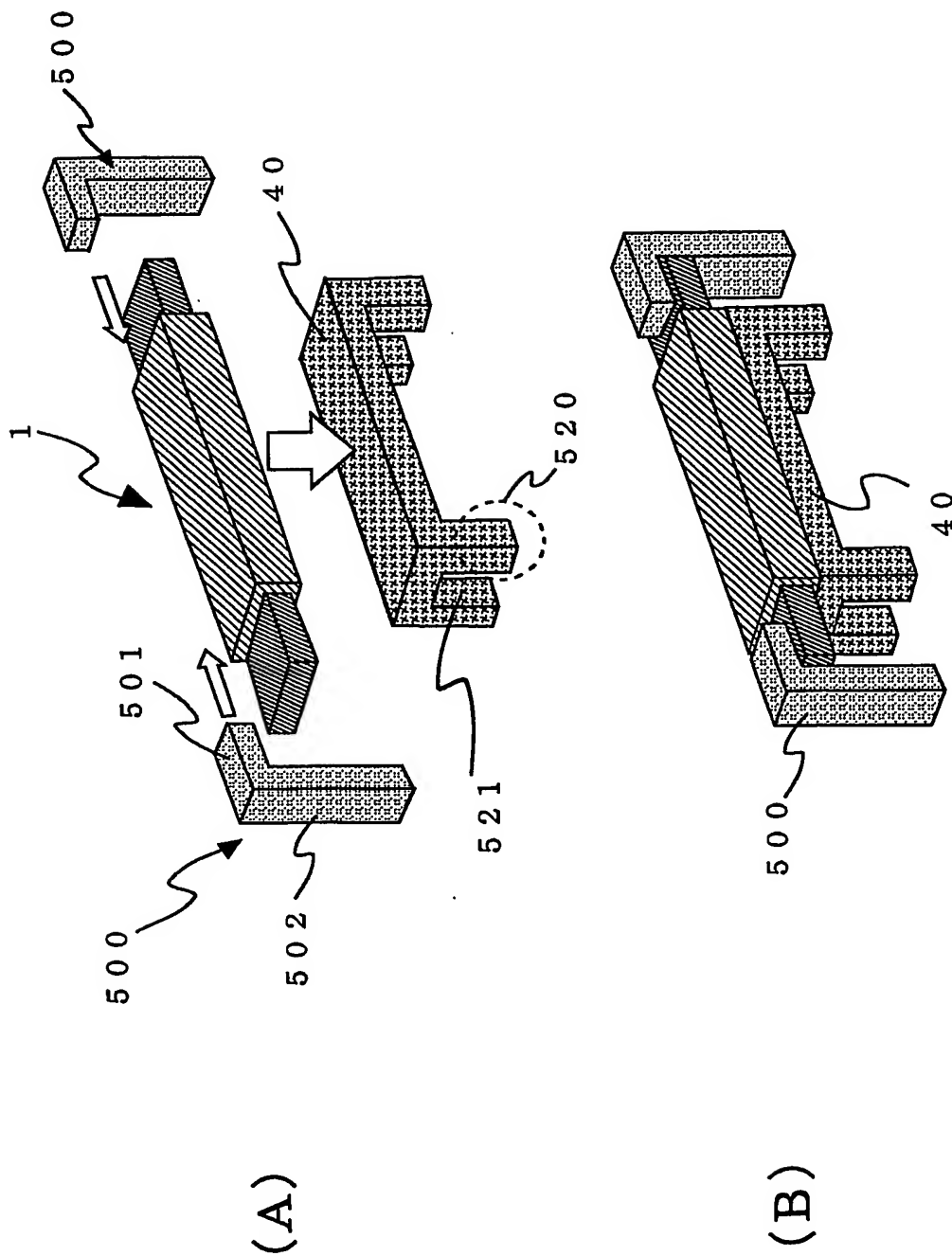


図 33

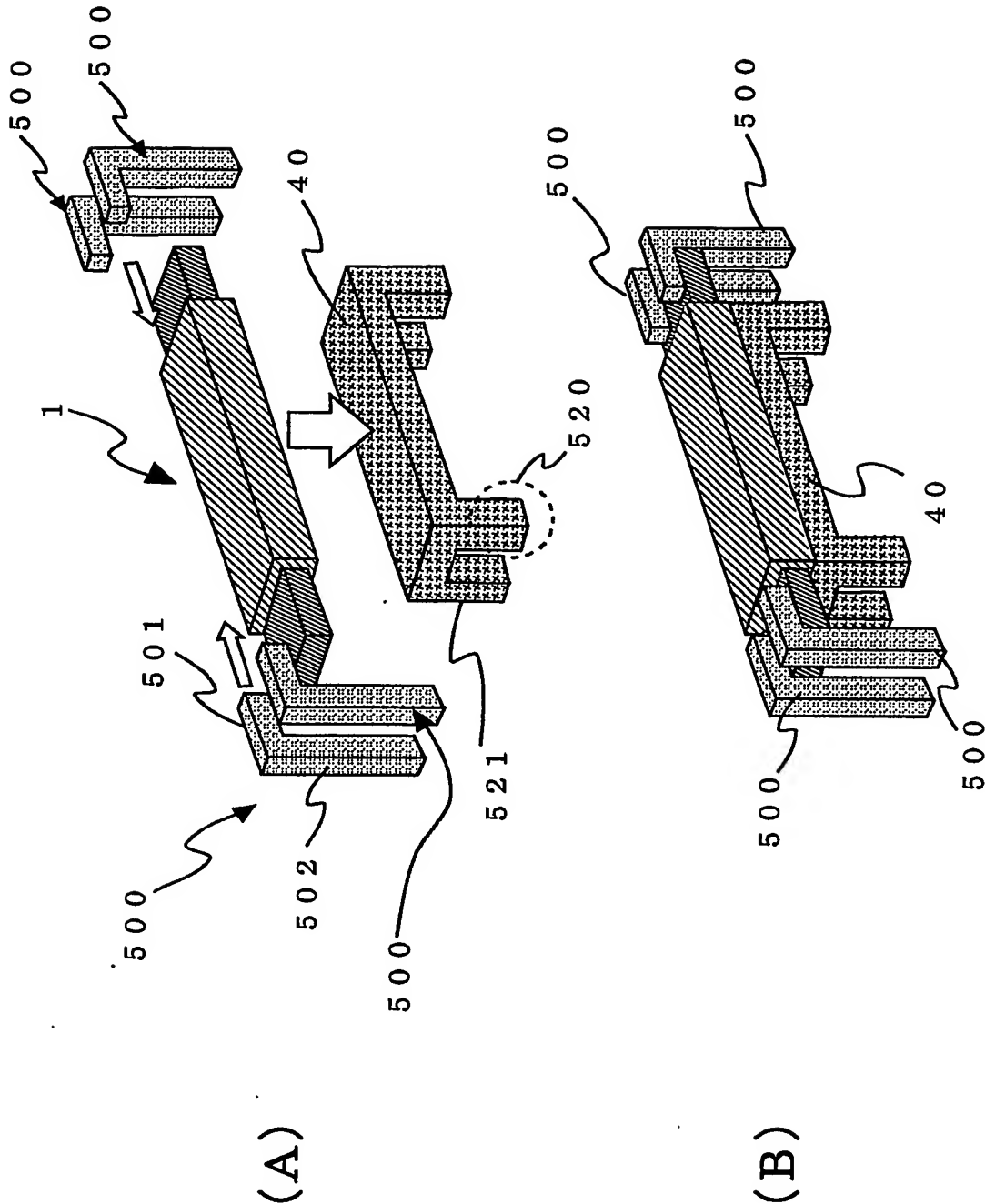


図 34

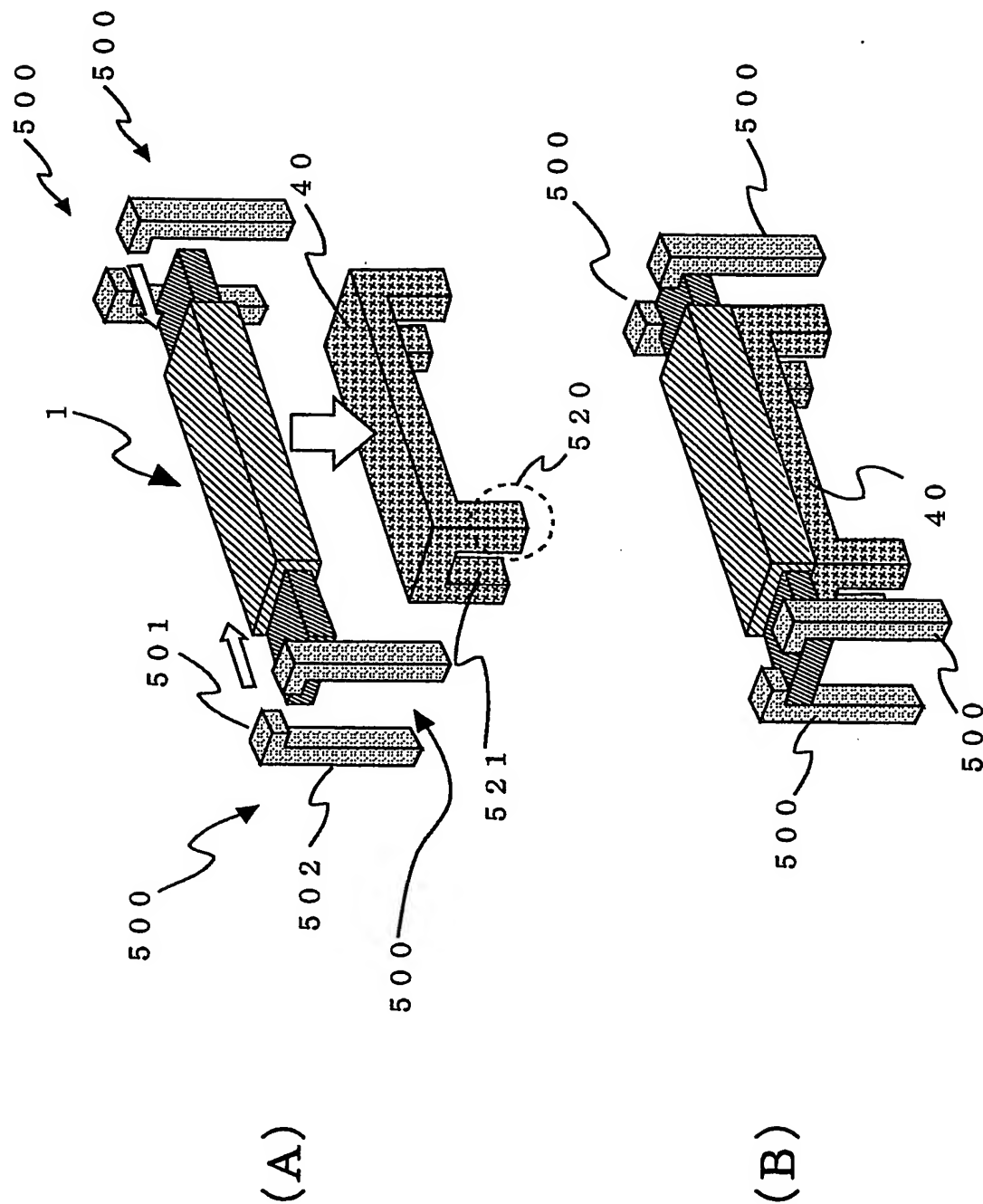


図 35

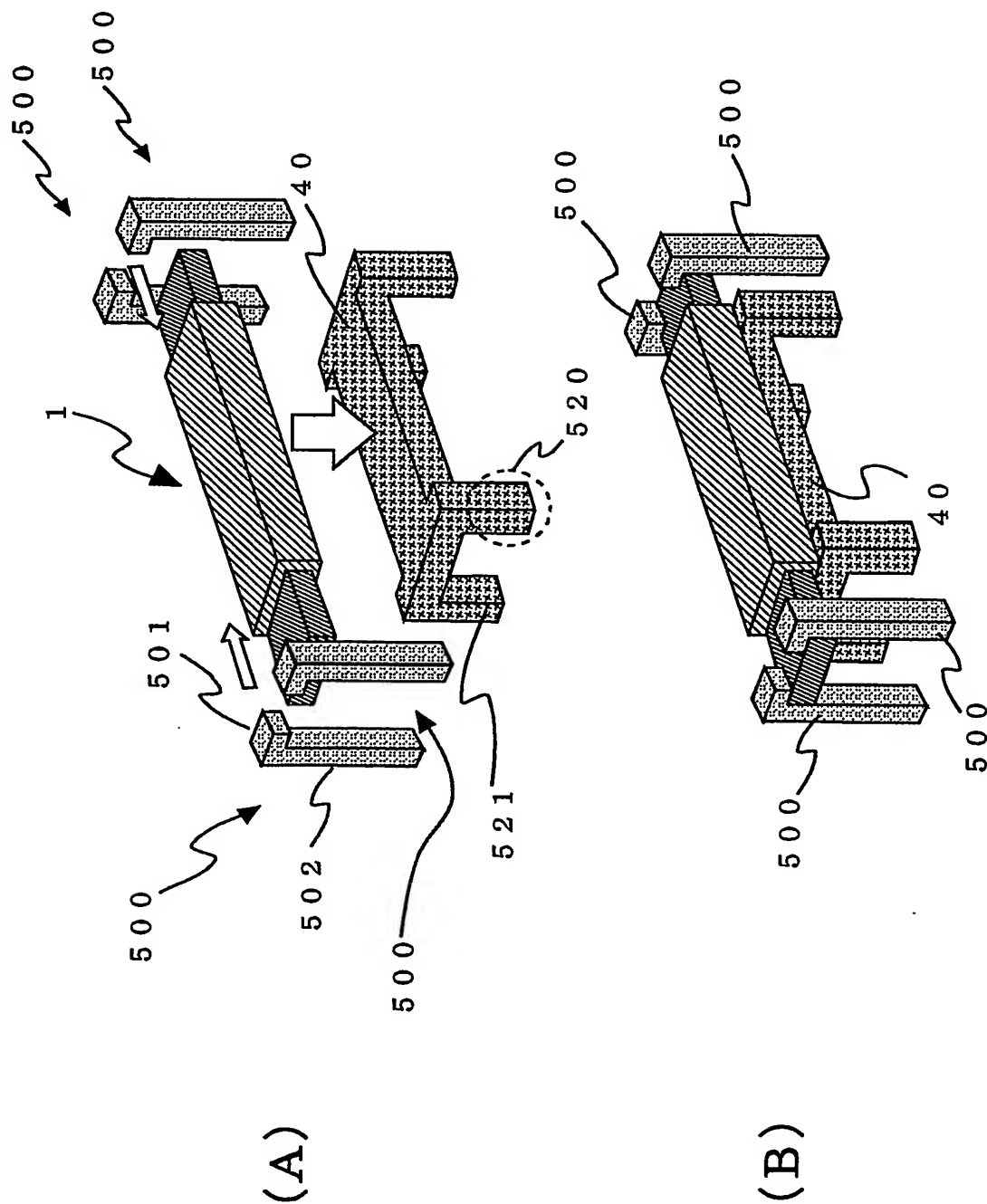


図 36

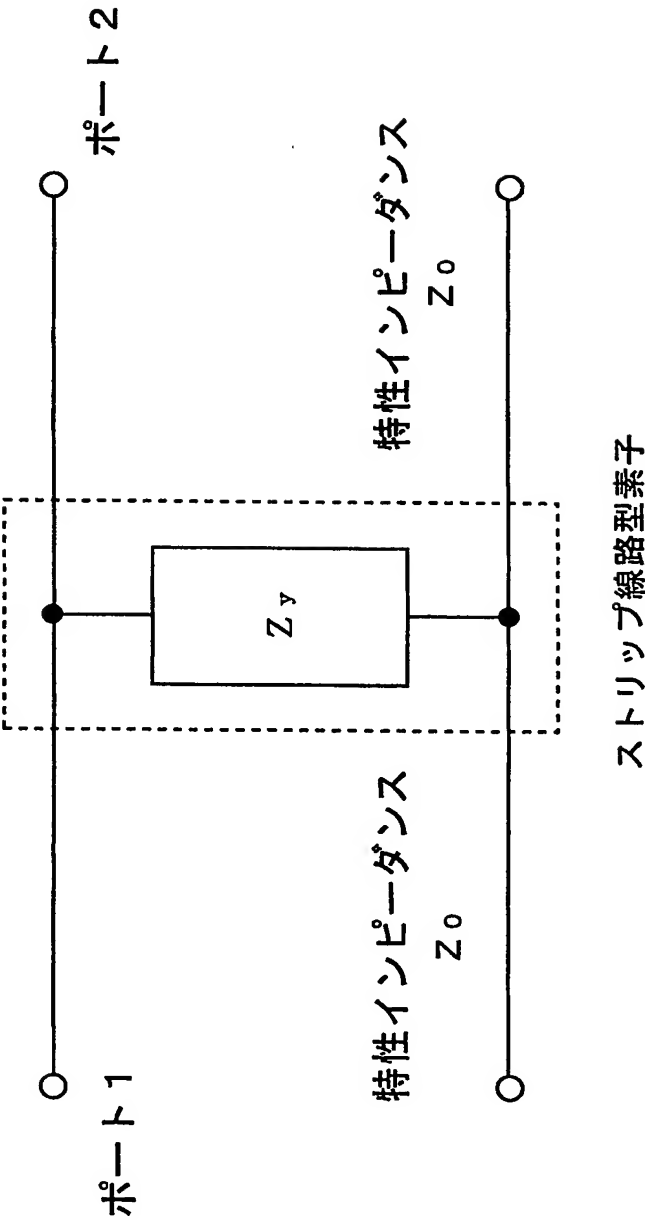


図 37

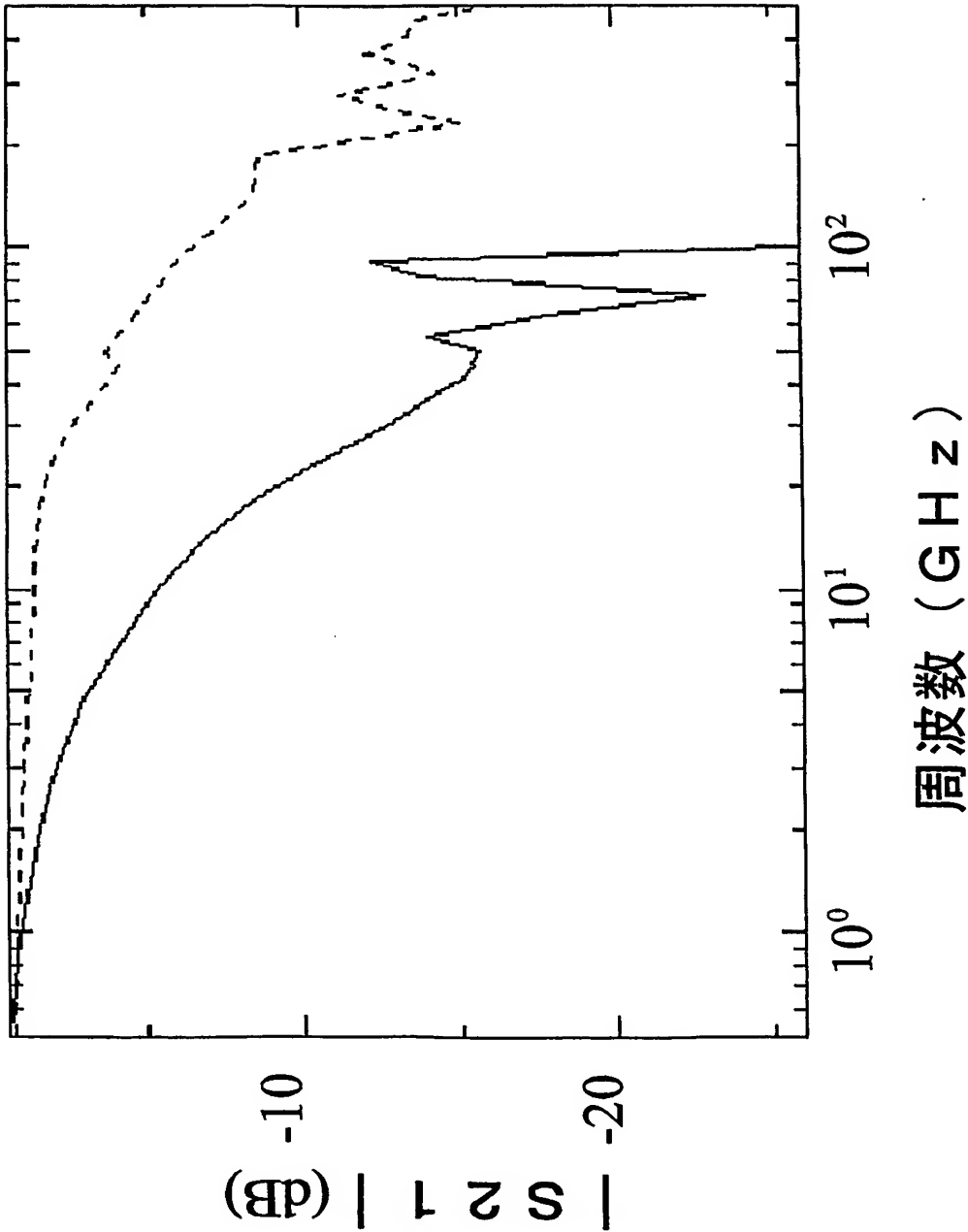
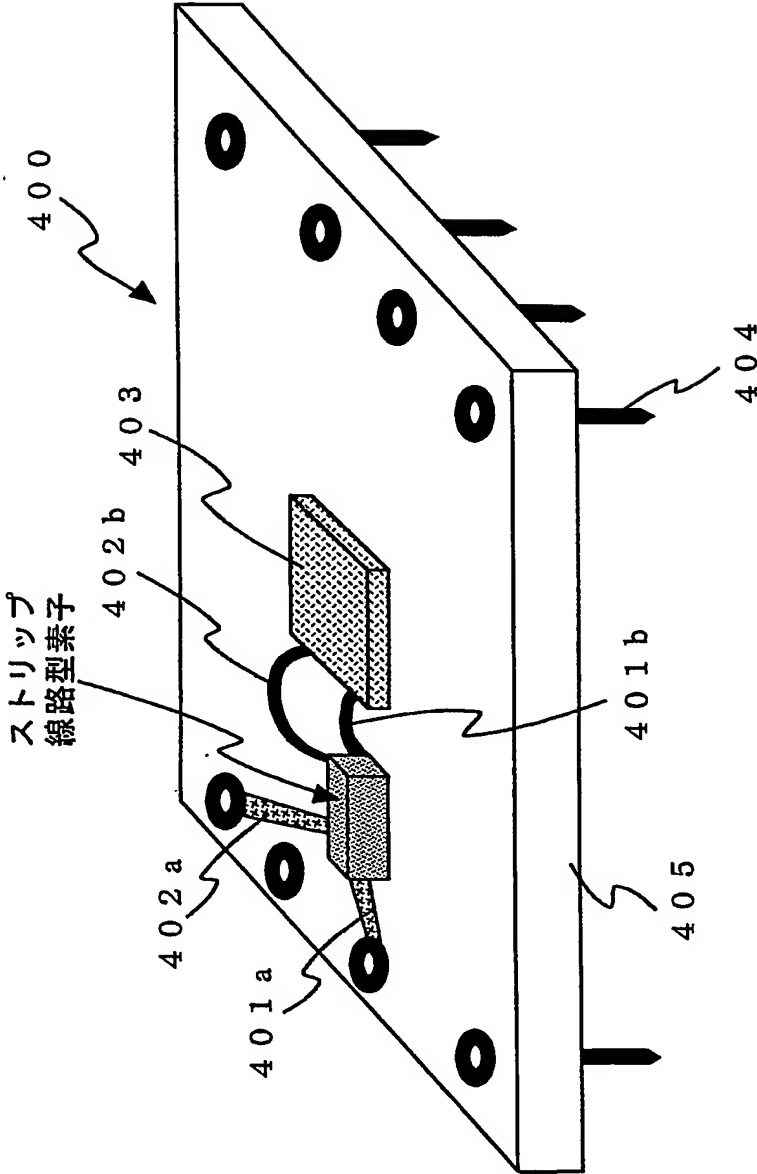


図 38



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/11209

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H01P3/08, H01G4/00, H01G9/00

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H01P3/08, H01G4/00, H01G9/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2003
Kokai Jitsuyo Shinan Koho	1971-2003	Jitsuyo Shinan Toroku Koho	1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2002-164760 A (NEC Corp.), 07 June, 2002 (07.06.02), Full text; all drawings	1-3, 6, 8, 17-21
Y	Full text; all drawings & TW 499793 B & US 2002-24407 A1	1-32
Y	JP 9-134618 A (Kabushiki Kaisha Idotai Tsushin Sentan Gijutsu Kenkyusho), 20 May, 1997 (20.05.97), Full text; all drawings & US 5763822 A1	4-5
Y	JP 10-50554 A (NEC Toyama, Ltd.), 20 February, 1998 (20.02.98), Full text; all drawings (Family: none)	22, 28

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 10 November, 2003 (10.11.03)	Date of mailing of the international search report 25 November, 2003 (25.11.03)
Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/11209

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2000-150304 A (PFU Ltd.), 30 May, 2000 (30.05.00), Full text; all drawings (Family: none)	9-16, 22-32
Y	JP 3-167816 A (Marcon Electronics Co., Ltd., et al.), 19 July, 1991 (19.07.91), Page 2, upper right column, lines 11 to 17; all drawings (Family: none)	17-18
Y	JP 2001-223140 A (Nippon Chemi-Con Corp.), 17 August, 2001 (17.08.01), Par. No. [0016] (Family: none)	19-20
Y	JP 11-219847 A (TDK Corp.), 10 August, 1999 (10.08.99), Full text; all drawings & TW 394963 B & EP 929087 A2 & US 6191933 B1 & US 2001-1258 A1	12-15, 23-26
Y	JP 2002-184651 A (Nippon Chemi-Con Corp.), 28 June, 2002 (28.06.02), Full text; all drawings (Family: none)	32
Y	JP 10-108361 A (Honda Motor Co., Ltd.), 24 April, 1998 (24.04.98), Full text; all drawings & US 5880951 A1	30
Y	JP 2001-119154 A (NEC Corp.), 27 April, 2001 (27.04.01), Full text; all drawings & US 6365828 B1	23-32
Y	Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No. 26649/1983 (Laid-open No. 132629/1984) (NEC Corp.), 05 September, 1984 (05.09.84), Page 2, lines 10 to 16; Fig. 1 (Family: none)	7
P	JP 2003-101311 A (NEC Corp.), 04 April, 2003 (04.04.03), Full text; all drawings & CN 1411144 A & DE 10243795 A	1-32

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/11209

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
P	JP 2003-124066 A (NEC Corp.), 25 April, 2003 (25.04.03), Full text; all drawings & CN 1411144 A & DE 10243795 A	1-32

A. 発明の属する分野の分類 (国際特許分類 (IPC))
Int.Cl⁷ H01P3/08, H01G4/00, H01G9/00

B. 調査を行った分野
調査を行った最小限資料 (国際特許分類 (IPC))
Int.Cl⁷ H01P3/08, H01G4/00, H01G9/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
日本国公開実用新案公報 1971-2003年
日本国登録実用新案公報 1994-2003年
日本国実用新案登録公報 1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 2002-164760 A (日本電気株式会社) 2002.06.07 全文, 全図	1-3, 6, 8, 17-21
Y	全文, 全図 & TW 499793 B & US 2002-24407 A1	1-32
Y	JP 9-134618 A (株式会社移動体通信先端技術研究所) 1997.05.20 全文, 全図 & US 5763822 A1	4-5

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献
「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日 10.11.03

国際調査報告の発送日

25.11.03

国際調査機関の名称及びあて先
日本国特許庁 (ISA/JPO)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)
新川 圭二

5 T 8 6 2 3

電話番号 03-3581-1101 内線 6711

C (続き) . 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 10-50554 A (富山日本電気株式会社) 1998. 02. 20 全文, 全図 (ファミリーなし)	22, 28
Y	JP 2000-150304 A (株式会社ピーエフユー) 2000. 05. 30 全文, 全図 (ファミリーなし)	9-16, 22-32
Y	JP 3-167816 A (マルコン電子株式会社, 外1名) 1991. 07. 19 第2頁右上欄第11-17行, 全図 (ファミリーなし)	17-18
Y	JP 2001-223140 A (日本ケミコン株式会社) 2001. 08. 17 段落番号【0016】 (ファミリーなし)	19-20
Y	JP 11-219847 A (ティーディーケイ株式会社) 1999. 08. 10 全文, 全図 & TW 394963 B & EP 929087 A2 & US 6191933 B1 & US 2001-1258 A1	12-15, 23-26
Y	JP 2002-184651 A (日本ケミコン株式会社) 2002. 06. 28 全文, 全図 (ファミリーなし)	32
Y	JP 10-108361 A (本田技研工業株式会社) 1998. 04. 24, 全文, 全図 & US 5880951 A1	30
Y	JP 2001-119154 A (日本電気株式会社) 2001. 04. 27, 全文, 全図 & US 6365828 B1	23-32
Y	日本国実用新案登録出願58-26649号 (日本国実用新案登録出願公開 59-132629号) の願書に最初に添附した明細書又は図面の内容を撮 影したマイクロフィルム (日本電気株式会社) 1984. 09. 05 第2頁第10-16行, 第1図 (ファミリーなし)	7
P	JP 2003-101311 A (日本電気株式会社) 2003. 04. 04, 全文, 全図 & CN 1411144 A & DE 10243795 A	1-32
P	JP 2003-124066 A (日本電気株式会社) 2003. 04. 25, 全文, 全図 & CN 1411144 A & DE 10243795 A	1-32